

# 行政院國家科學委員會專題研究計畫 成果報告

## 子計畫二：奈米液滴壓電致動產生器—製程、組裝與測試之 研究(III)

計畫類別：整合型計畫

計畫編號：NSC94-2212-E-002-080-

執行期間：94年08月01日至95年07月31日

執行單位：國立臺灣大學機械工程學系暨研究所

計畫主持人：張所鎰

共同主持人：鄭江河，黃榮堂，黃榮山

計畫參與人員：李志程

報告類型：精簡報告

處理方式：本計畫涉及專利或其他智慧財產權，2年後可公開查詢

中 華 民 國 95 年 10 月 20 日

# 行政院國家科學委員會專題研究計畫成果報告

計畫編號：NSC-94-2212-E-002-080

執行期限：94 年 8 月 1 日至 95 年 7 月 31 日

主持人：張所鉉

共同主持人：黃榮堂

計畫參與人員：李志程

## 一、中文摘要

本研究係一種結合 CMOS 製程晶圓級製造奈米液滴壓電噴嘴頭的方法，主要是以 CMOS 製程設計金屬遮罩層及氧化層，以 CMOS MEMS 製造次微米級噴嘴孔以及噴墨頭腔體流道；CMOS MEMS 製程作出潛埋式回流抑制微流道、壓力腔體以及入墨腔體，完成晶片腔體流道及噴孔整體，透過濺鍍矽基晶圓表面加工處理，使噴嘴孔表面產生非濕潤性(non-wettable)材質，破壞表面張力輔助液滴射出。最後將晶圓級鎳震動膜與晶圓級壓電厚膜對準黏接至矽基晶圓上，完成各個獨立的奈米液滴壓電噴嘴頭結構。本發明可同時加入 CMOS 驅動波型產生器之電路，以達到單晶片整合系統(one chip integrated system) 之奈米液滴壓電噴嘴頭。另外針對奈米液滴射出時產生高壓回流影響射出之現象，設計一新型防回流微流道機制，透過此設計提昇奈米液滴射出大小的可操控性、有效射出率。

## Abstract

This reach disclosed a method to manufacture the nano inkjet head using wafer-level fabrication process. First, use CMOS process technology on the wafer to make sub-micro jet hole, cavities, and micro-channel on the same side of the wafer. Next etch away the silicon-dioxide to get nanojet hole, cavities and micro-channel. Sputter non-wettable material around the nanojet hole to help nano-liquid

ejection easily. Finally, align and bond nickel vibration membrane and piezoelectric thick film on the said silicon wafer to get the complete PZT nano-inkjet print head structure. Furthermore, the driving wave generator circuits can be designed simultaneously with the said nanojet and ring heater. Thus, a system-on-chip package nanojet print head can be obtained. Also a new refill-proof design of the said micro-channel is disclosed to aid stabilizing every ink ejection process.

**Keywords** : PZT inkjet print-head, CMOS MEMS

## 二、簡介

近年來，噴墨列印技術已與生活息息相關，目前市面上的產品主要是熱泡式噴墨頭及壓電式噴墨頭，熱泡式噴墨頭工作原理是利用加熱器瞬間加熱氣化液體，利用產生之氣泡將液體擠出，而壓電式噴墨頭利用的是壓電致能材料隨施加電場產生變形的原理，透過驅動波型控制壓電材料變形速率擠出液滴。

由於壓電式噴墨頭不需對液體做加熱氣化的動作，所以對於可選擇之射出物更為廣泛，對未來研究發展的應用範圍更大，像是 TFT LCD、光電高分子材料 OLED(PLED)、蛋白質生物溶液等液體皆可透過壓電式噴墨頭射出作精密微量定位射出配給。

相比之下，壓電噴墨頭較易控制體積，高

頻率，且可以避免熱而影響工作流體性質的改變。

在目前的參考文獻中，已經有噴嘴孔徑 1um 到 40um 的液滴射出模擬分析[2]、[3]，但是由於以微機電製程方式製作微小孔洞不穩定且不易達成[4]，所以現今噴墨頭產品之噴嘴孔徑都維持在 40um 附近，雖然可以利用電路驅動波型控制壓電材料產生快速拉-推-拉形變，縮小射出液滴大小[5]，但是受孔徑限制、液體表面張力及噴嘴表面附着力影響，實際可調控的液滴尺寸仍然有限制，並非無限制的縮小，這對極微小量的射出無疑是個障礙。

本研究提供一種新式的壓電噴墨頭形式，再配合上標準 CMOS 製程技術與 MEMS 幾項後製程，設計一透過 CIC CMOS MEMS (RLS Layer) 淘空製程，將腔體、潛埋式微流道及微米噴嘴孔同時製作產生於單一晶片上；於取回晶片後，結合鎳振動膜及壓電致動器後產生壓電噴墨頭結構，當噴嘴孔徑達到奈米級，為了防止射出液滴時腔體回流，整體噴頭結構必須相對做小許多，透過 CMOS 技術可以使製程更具微小化、穩定度及精確性，達到穩定的單一晶片系統製程，提升產品經濟效益。

### 三、數值方法

#### A. 理論公式

本文模擬使用 CFD-ACE 中 Flow Module、Free Surfaces (VOF) Module、Grid Deformation Module、Stress module 以及 Electric module 進行 1μm 孔徑液滴射出模擬分析。於此軟體中，Flow Module 的數值模擬理論為質量守恆及動量守恆，以 Navier-Stokes 方程式作為流體流動的控制方程式，方程式如下式所示[5]：

$$\frac{\partial \rho}{\partial t} + \nabla \cdot (\rho \vec{v}) = 0$$

$$\frac{\partial(\rho u)}{\partial t} + \nabla \cdot (\rho \vec{v} u) = -\frac{\partial p}{\partial x} + \nabla \cdot (\mu \nabla u) + S_{M_x}$$

$$\frac{\partial(\rho v)}{\partial t} + \nabla \cdot (\rho \vec{v} v) = -\frac{\partial p}{\partial y} + \nabla \cdot (\mu \nabla v) + S_{M_y}$$

$$\frac{\partial(\rho w)}{\partial t} + \nabla \cdot (\rho \vec{v} w) = -\frac{\partial p}{\partial z} + \nabla \cdot (\mu \nabla w) + S_{M_z}$$

Free Surfaces (VOF) Module 主要是模擬計算兩不相溶之流體特性，經由界面區分出液體及空氣，模擬液滴射出情形，達到液氣介面追蹤。模型理論基礎為質量守恆與動量守恆原理，透過流體體積比率（介面定義因子 f），將表面張力效應（Surface tension effect）轉換為體積效應（Volume effect）及可視為 body force，體積比率之值介於 0 和 1 之間，其中 0 為空氣、1 為液體，此中間值群為液氣混和共存[6]。

Grid Deformation Module 主要是用於暫態模擬時，格點可作變形重新網格化動作，即可移動之網格結構，透過此模式，加入壓電材料及鎳振動膜的變形致動，以較真實的情況來模擬當壓電致動器結合 CMOS 噴嘴的物理現象。

Stress Module 主要是用於力學模擬時，此液滴產生器中的壓電材料及鎳板，由於逆壓電效應，施加電壓使得壓電材料產生力學行為上的彎曲或是剪切變形，藉此達到推擠鎳板進一步擠壓腔體，此模組提供一連串力學動作。

Electric Module 主要在提供壓電模擬上，必須產生電位差及給予描述壓電材料的基本三要素 Constitutive Form、Dielectric Matrix、Piezoelectric Coupling Matrix，所連帶必須與 Stress Module 耦合。機電轉換方程式如下式所示：

$$\{\sigma\} = [c] \{S\} - [a] \{E\}$$

$$\{D\} = [a]^T \{S\} - [\epsilon] \{E\}$$

#### B. 幾何圖形與網格建構

模擬當壓電材料產生變形時擠壓鎳振動膜，得到一定大小體積量變化，將擠壓射出腔體迫使液滴從噴嘴孔射出。我們將分析模擬於射出情況下，流道寬度對於腔體液體回流情況之影響，進而設計出流道之最佳化尺寸，模擬中提出 diffuser 改良，因此計畫之前執行者設計的漸縮型 diffuser，因為在尺寸小及 diffuser 距

離壓力腔體太遠，以致於有造成射出液滴的動能損耗的可能存在，因此此次設計模擬提出改良後的 diffuser。

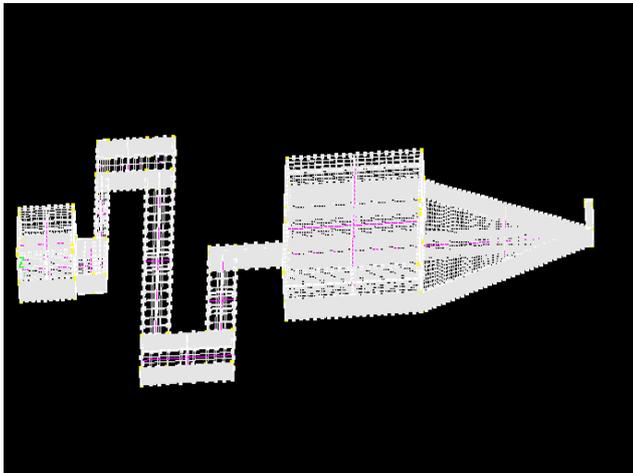


圖 3.1 CFDRC 前處理網格結構

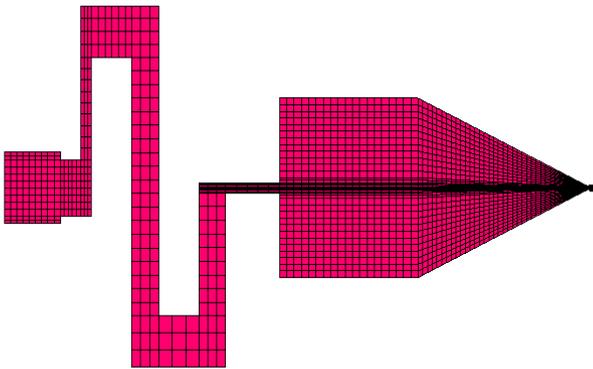


圖 3.2 CFDRC 模擬漸縮型改良出墨微流道模型

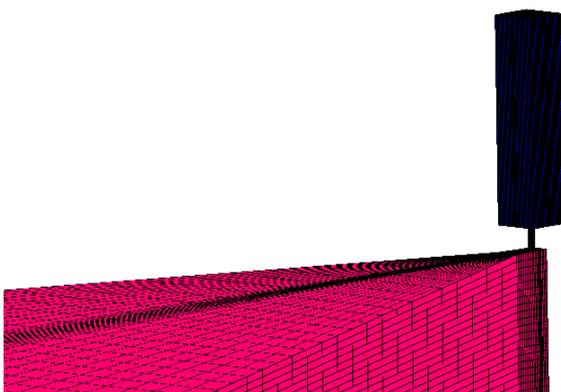


圖 3.3 CFDRC 模擬漸縮型改良出墨微流道模型噴嘴放大圖

表 3.1.網格資訊

Parameter	Quantity
Number of cells	182682
Number of nodes	206062

### C. 壓電材料與流體射出模擬耦合

以往模擬大致估計壓電材料多少週期時間內變形多少位移量，然後再使用流體模擬軟體 (CFDRC) 的網格變形功能，由使用者輸入參數讓壓力腔體的網格，依照參數來變形擠壓液滴。

再者，模擬上增加 Electric Module 施加固定電壓來完整地呈現壓電材料變形擠壓，搭配 VOF (Volume of fluid) Module。

下圖 3.4 中，幾何圖形畫出 CMOS chip、鎳振動板及凸塊、壓電材料及液氣介面追蹤的部份等。

由於此方式模擬必須耗費比以往直接驅動網格不經流固力耦合的時間好幾倍 (電腦 CPU 為 Pentium4 3.0G)，所以此方法再使用前必須規劃好。

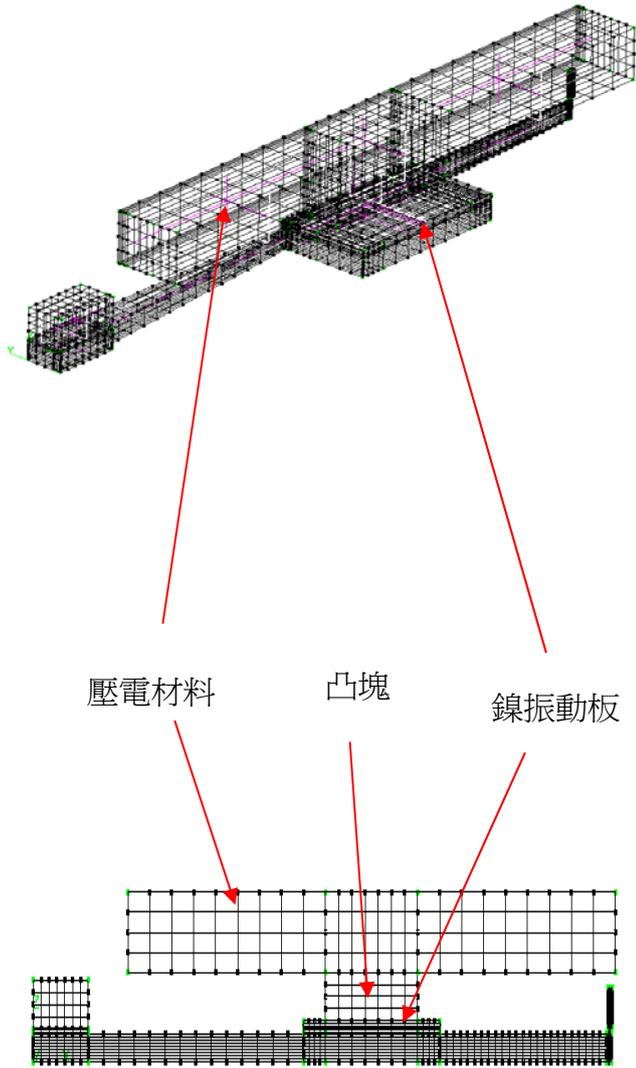


圖 3.4 壓電模擬幾何圖

表 3.2. 網格資訊

Parameter	Quantity
Number of cells	10319
Number of nodes	15474
Symmetry Model	

#### 四、結果與討論

##### A. 抑制回流設計之直流道型出墨微流道

#### Model 2(chip2)

製程流程，首先設計晶片，透過 CMOS MEMS 後製程產生噴嘴及腔體流道，取回晶片後將預先電鑄好的鎳振動薄膜貼附於整片晶片之上，以密閉腔體結構並且輔助提昇潛埋式微流道上方薄膜處的機械強度，再利用鎳振動膜上之對準標誌將壓電厚膜對準貼上，透過正負 1.5V 驅動電壓波型驅動壓電厚膜，達到 Pull-Push-Pull 的致動模式，如圖 4.1 所示，產生微量液滴射出控制。

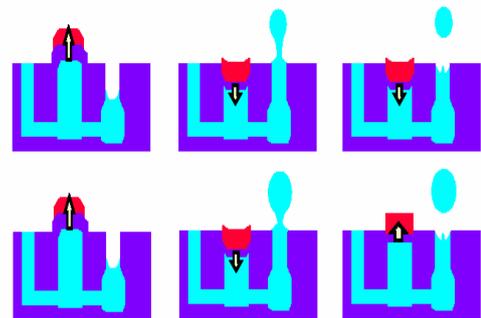


圖 4.1. 壓電材料透過不同 Pull-Push-Pull 驅動模式出力大小擠壓腔體，可控制射出液滴大小

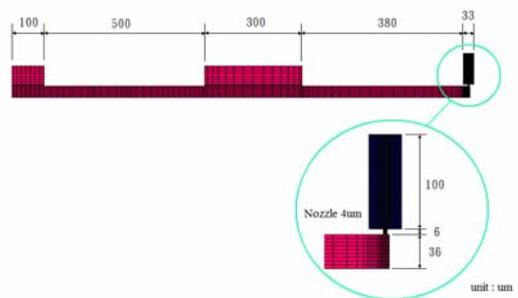


圖 10. Model 2 的主要尺寸

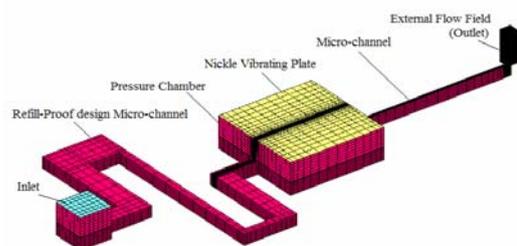


圖 4.2. Model 2 三維噴墨頭模型所對應之網格系統(chip2)

比較相同噴嘴孔徑（ $4\mu\text{m}$ ）Model1 和 Model2，可以發現 Model1 有較佳的動態範圍，可以較小的推擠速度與較小的體積變形量產生體積大小相近之液滴；由於 Model 2 的微流道連接壓力腔體與噴嘴，所以增加摩擦力損耗，以致 Model2 需要較大的致動速度及較大的體積變形量產生液滴，如表 4.1 所示。

雙極化向剪模式壓電致動器設計最大驅動位移量  $0.05\mu\text{m}$  [8]，即  $50\text{E-}3\text{ m/s}$  致動  $1\mu\text{s}$  產生之位移量，皆無法產生足夠動量，迫使液柱脫離噴嘴孔後受表面張力慣性剪斷產生液滴，所以皆為液柱狀而無法產生單顆狀液滴。為改善此現象，我們設計一簡易三角波型，利用慢速回拉配合急速推出模式，藉由方向反差致使液體得到較大的慣性動量以產生液滴射出，設計三組波型如表 4.2 所示，波型致動位移圖如圖 4.5 所示。

表 4.1. Model1 和 Model2- $1\mu\text{m}$  噴嘴射出之比較

Model	Compressing Velocity of Ni plate ( $10\text{E-}3\text{m/s}$ )	Compressing volume ( $\mu\text{m}^3$ )	Ejecting velocity (m/s)	Droplet volume ( $\mu\text{m}^3$ )
1	3	750	8.91	8.699
2	16	1440	5.363	7.938

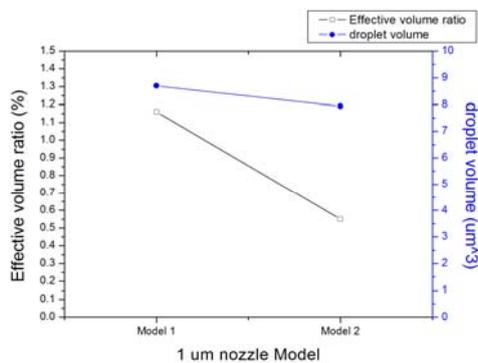


圖 4.3. Model 1 和 Model 2- $1\mu\text{m}$  噴嘴孔徑液滴

產生比較圖

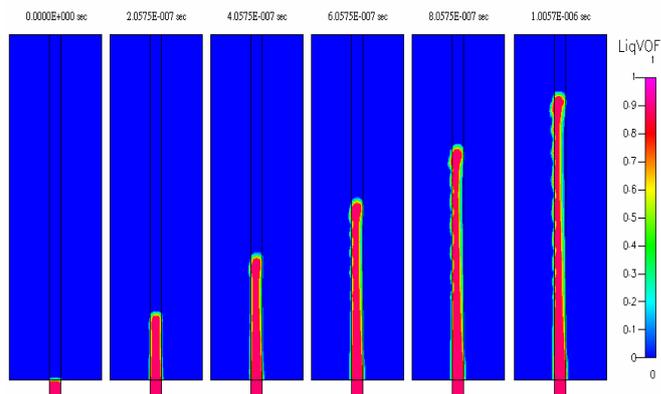


圖 4.4. Model 2- $4\mu\text{m}$  噴嘴以速度  $50\text{e-}3\text{ m/s}$  擠壓液滴射出圖

表 4.2. Model2- $4\mu\text{m}$  三角致動波型設計表

Wave	0 ~ $1\mu\text{s}$ Velocity ( $10\text{E-}3\text{m/s}$ )	1 ~ $1.1\mu\text{s}$ Velocity ( $10\text{E-}3\text{m/s}$ )	1.1 ~ $2.1\mu\text{s}$ Velocity ( $10\text{E-}3\text{m/s}$ )
A	-5	50	0
B	-4	40	0
C	-3	30	0

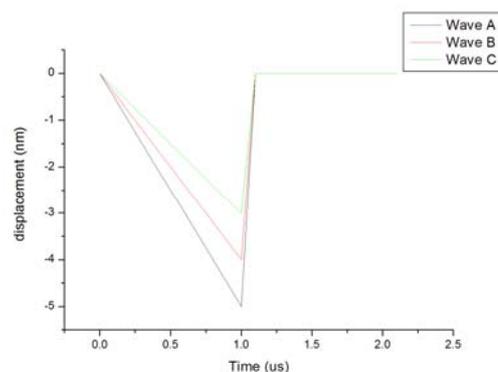


圖 4.5. Model 2- $4\mu\text{m}$  噴嘴孔徑模型驅動波型位移時間圖

波型 C 為一個較佳的設計，因為液滴飛行過程中成球狀穩定，液面於致動完成後即時穩定回復噴嘴孔面，如此可迅速進行下一顆液滴的射出，而不需要額外的時間作穩定持平動作，取 Model 1- $1\mu\text{m}$  噴嘴模型單推致動模式與 Model 2- $4\mu\text{m}$  噴嘴模型波型 C 致動模式相比較，如表 4.3 所示。

度為 40 $\mu\text{m}$  之壓電厚膜，分析於 1.5V 驅動電壓負載之變形情況及應力分佈。

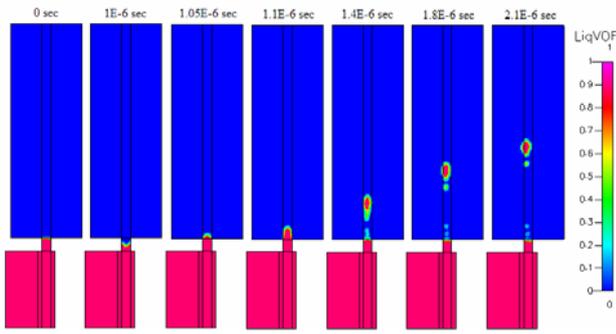


圖 4.6. Model 2\_4 $\mu\text{m}$  噴嘴以波型 C 致動液滴射出圖

表 4.3. Model 1 和 Model 2 比較表

Model	Compressing Velocity (10E-3m/s)	Compressing volume ( $\mu\text{m}^3$ )	Ejecting velocity (m/s)	Droplet volume ( $\mu\text{m}^3$ )
1_1 $\mu\text{m}$	3	750	8.91	8.699
2_4 $\mu\text{m}$	30	270	36.19	36

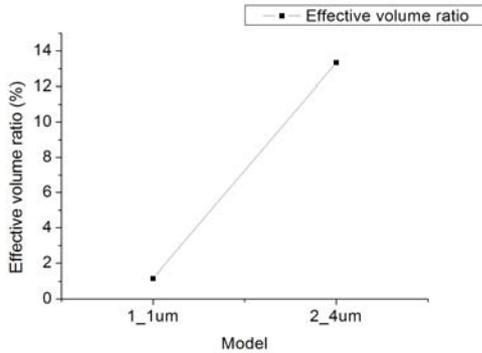


圖 4.7. Model 1 和 Model 2 的有效體積比

比較 Model1\_1 $\mu\text{m}$  使用單推致動波形和 Mode2\_4 $\mu\text{m}$  使用三角波，可以察看有效體積比來改善三角波致動模式的設計。

### B. 噴墨頭腔體壓力與壓電致動鎳振動膜負載分析 (Model 2)

建立一個與壓電噴墨頭晶片壓力腔體一致大小之孔洞尺寸 (300 $\mu\text{m}$ \*300 $\mu\text{m}$ )，黏合一層 10 $\mu\text{m}$  厚度之 Ni 振動膜，並且貼附著上一層厚

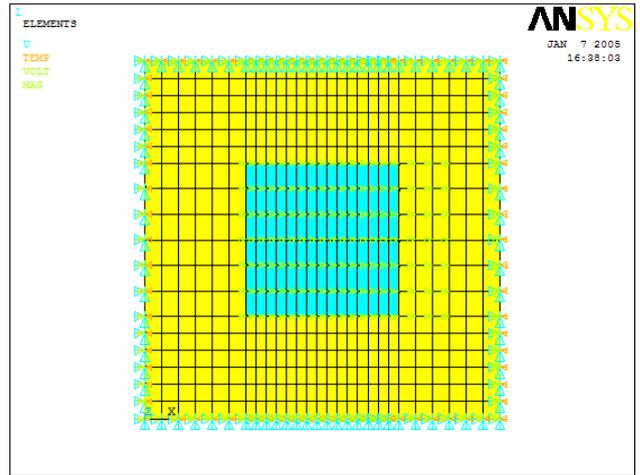


圖 4.8. 結構邊界條件示意圖 (晶片四邊完全固定)

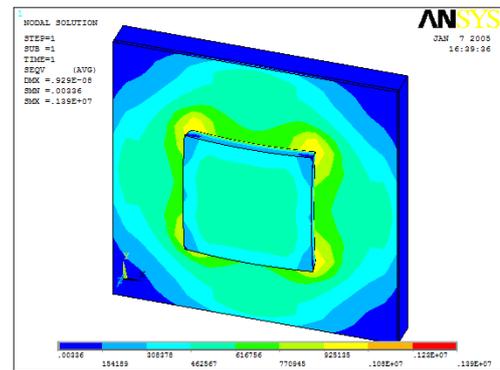


圖 4.9 von-mises 應力分析圖

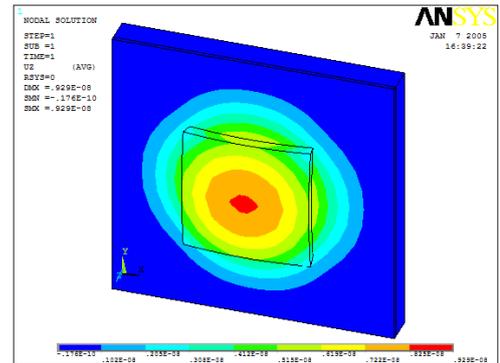


圖 4.9 z 方向變形量分析圖

如圖 4.8 和圖 4.9 所示，Ni 的降伏強度為 140~620Mpa，我們於分析圖可發現 von-mises

應力集中於鐳震動膜接孔洞之四端，最大 von-mises 值為 1.39Mpa，遠低於 Ni 本身所可接受之降伏強度，所以不會有震動膜崩壞破裂現象發生。

從分析圖看到最大位移量發生於壓電厚膜之中央處，Max Uz=0.0929 $\mu$ m，估略換算體積變化量約為 4180.5 $\mu$ m<sup>3</sup>，如果欲擠出一直徑為 10 $\mu$ m 的液滴（即體積為 523 $\mu$ m<sup>3</sup>）我們可能需要至少四倍以上之體積變形量，即 2092 $\mu$ m<sup>3</sup>，所以對於體積的提供絕對足夠，但是日後還必須考慮腔體及出口處之表面張力影響，所以我們可以再利用驅動電壓及驅動波形做更改，以提供恰好的位移足夠之出力將液滴完整射出。

圖 4.10. Model 3 上視圖(chip3)

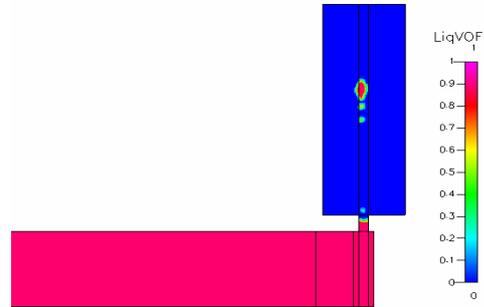


圖 4.11. CFDRC 模擬漸縮型出墨微流道模型液滴射出圖

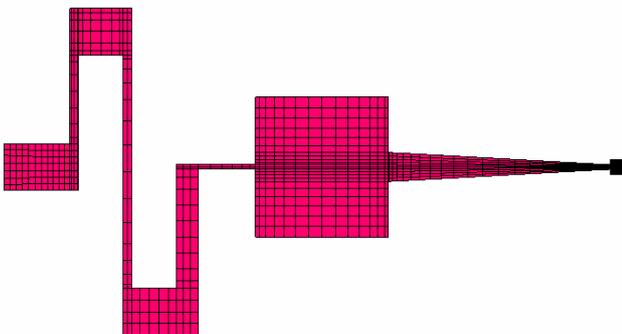
### C. 抑制回流設計之漸縮型出墨微流道 Model3(chip3)

此CMOS MEMS製程製作之微壓電噴墨頭晶片，可以三角驅動波型致動壓電厚膜擠壓，產生單一顆液滴，液滴體積為 92.94 $\mu$ m<sup>3</sup>，即直徑為 2.8 $\mu$ m 之液滴，透過不同的波型驅動即可達到微米級液滴產生器之可行設計模型。

如表 4.4 所示，漸縮型出墨微流道設計可降低液體從壓力腔體流經出墨微流道阻力，如此可提昇液滴產生的容易性，亦即擁有較佳的液滴產生動態範圍，並且可以相同製程製作，是更好的設計模型。

表 4.4. Model 2 與 Model 3 比較表

出墨微流道	致動擠壓速度 (10E-3m/s)	總壓縮體積 ( $\mu$ m <sup>3</sup> )	液滴射出速度 (m/s)	液滴體積 ( $\mu$ m <sup>3</sup> )
直流道型	30	270	25.36	55.30
漸縮型	30	270	51.08	92.94



### D. 漸縮型出墨微流道 Diffuser 改良

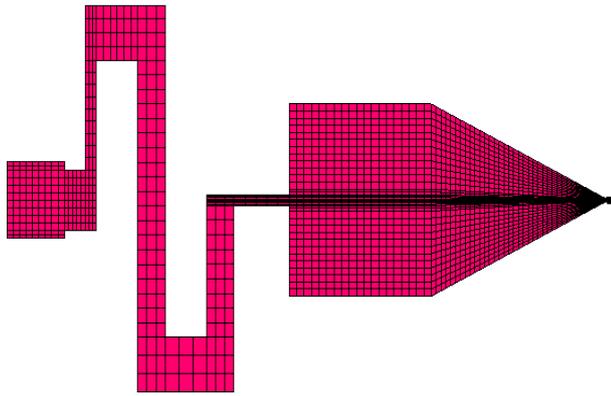
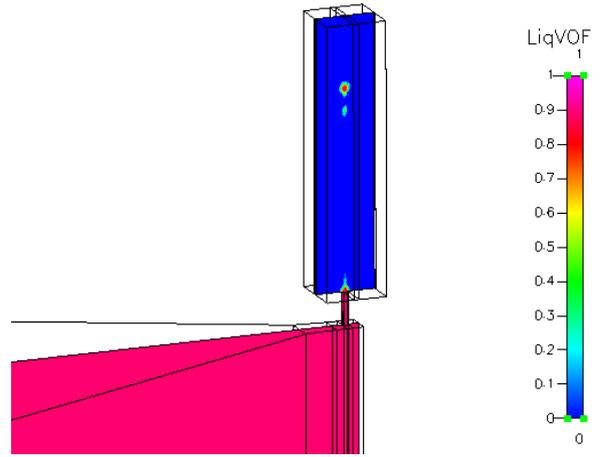
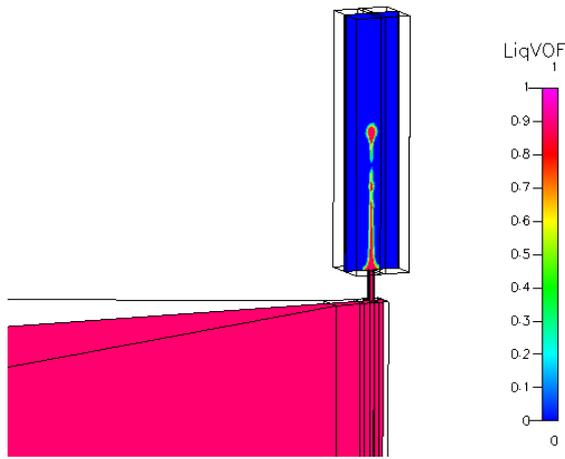


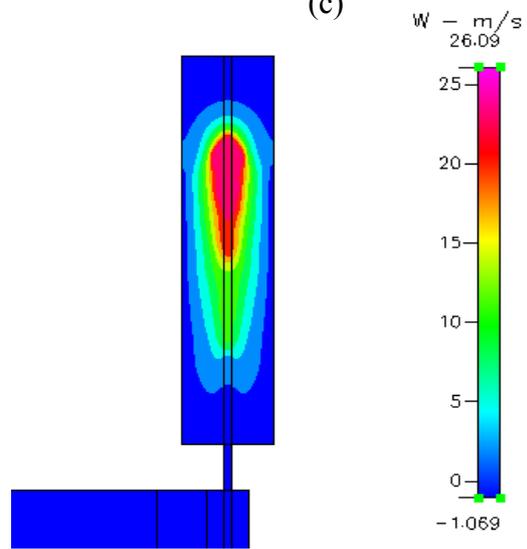
圖 4.12 CFDRC 模擬漸縮型改良出墨微流道模



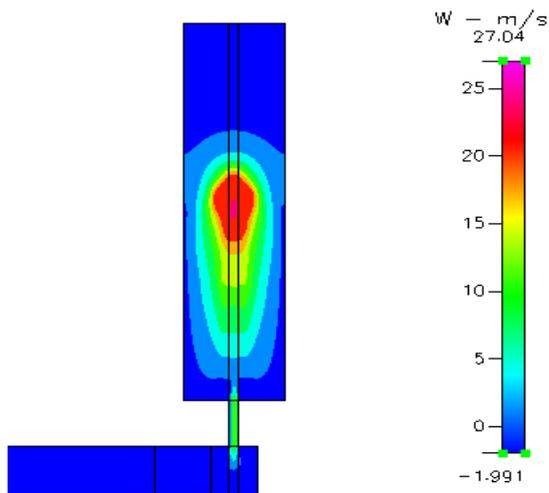
(c)



(a)



(d)



(b)

圖 4.13 CFDRC 模擬漸縮型出墨微流道模型液滴射出圖

依照改善設計的壓電噴墨頭腔體流道尺寸作流體液滴射出模擬，評估此設計模型是否可以達到液滴射出的效能，以不同的壓電壁面擠壓速率探討液滴產生情形，最後我們發現此 CMOS MEMS 製程製作之微壓電噴墨頭晶片，可於 10mm/s 的壓電厚膜擠壓速率下，且擠壓腔體體積量與壓電厚膜位移量更小時，產生單一顆液滴，所以即可達到微米級或更小液滴產生器之可行設計模型。

出墨微流道 <sup>①</sup>	致動擠壓速度 (10E-3m/s) <sup>②</sup>	腔壓縮體積 <sup>③</sup> ( $\mu\text{m}^3$ ) <sup>④</sup>	液滴射出速度 (m/s) <sup>⑤</sup>	液滴體積 <sup>⑥</sup> ( $\mu\text{m}^3$ ) <sup>⑦</sup>	液滴直徑 ( $\mu\text{m}$ ) <sup>⑧</sup>
漸縮型 <sup>①</sup>	30 <sup>②</sup>	270 <sup>③</sup>	51.08 <sup>⑤</sup>	11.49 <sup>⑥</sup>	2.8 <sup>⑧</sup>
改良型 <sup>①</sup>	30 <sup>②</sup>	270 <sup>③</sup>	26.09 <sup>⑤</sup>	1.15 <sup>⑥</sup>	1.3 <sup>⑧</sup>
改良型 <sup>①</sup>	10 <sup>②</sup>	270 <sup>③</sup>	27.04 <sup>⑤</sup>	174 <sup>⑥</sup>	6.93 <sup>⑧</sup>

改良型擠壓速度	P(static)	P_tot (total pressure)
10e-3	650453	816209
30e-3	385425	706159

使用改良型可在擠壓功率較小情況下，容易地產生小於微米級的 droplet。相形之下，壓力的變化也值得注意，由於擠壓速度增加但腔體內壓力下降，這種趨勢使得腔體被破壞的成分及疑慮可順勢減小。

## 五、製程設計

### Model 2(chip2)

此次提出之次微米級噴孔壓電噴墨頭主要是利用 CMOS MEMS 製程技術作出  $4\mu\text{m}$  噴孔孔徑、潛埋式微流道與腔體結構。微米噴嘴孔主要是利用 CMOS MEMS 技術 RLS 層製程設計，以非等向性垂直蝕刻二氧化矽層及二氧化矽層產生  $4\mu\text{m}$  噴孔孔徑，以及等向性蝕刻矽基材，透過等向性蝕刻的底部側蝕效應，設計相鄰 RLS 層區塊可連通的間距產生潛埋式微流道以及腔體結構，如圖 5.1、圖 5.2 所示，圖 5.3 為在 Cadence 上進行晶片佈局的下線 layout 圖。

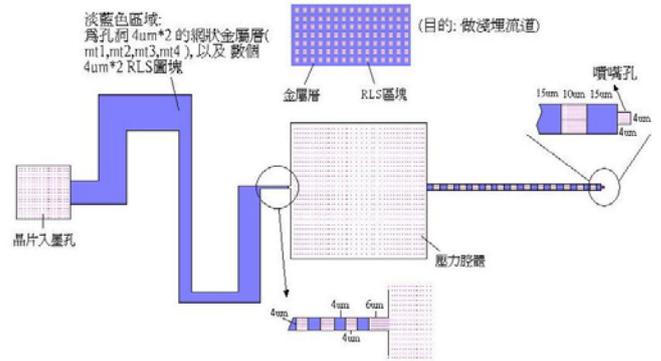


圖 5.1. CMOS MEMS 壓電噴墨頭晶片示意解說圖

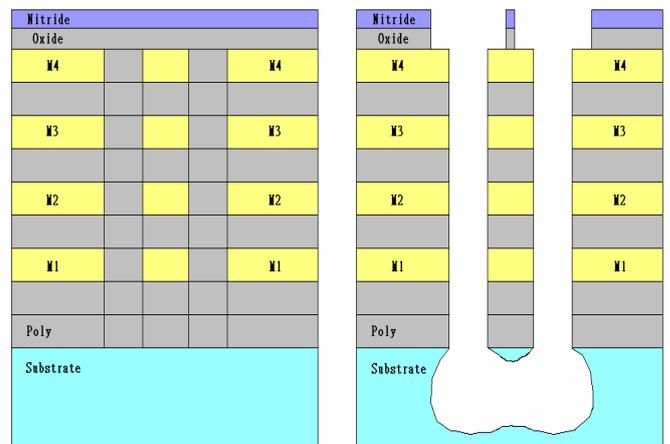


圖 5.2. 透過矽基材側蝕導通產生潛埋式微流道

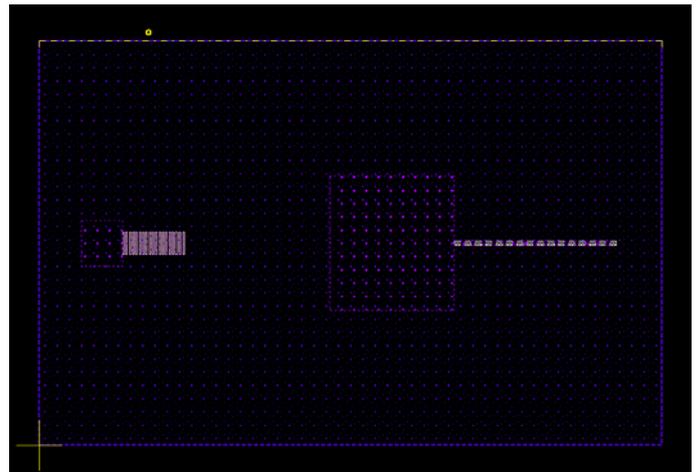


圖 5.3. 晶片下線佈局平面圖

首先，使用 CMOS 製程技術在矽晶圓上製作多層的金屬層（保護層）和氧化層，製作過程由 (a) 到 (i)，然後沈積 nitride 層 (j)，以乾式蝕刻之 RIE 去除未受金屬層保護之 nitride 層，並以非等向性蝕刻產生腔體、流道及噴嘴孔(k)，對準接合鎳振動膜結構以及壓電厚膜以導電膠與鎳結構對準黏合，完成 CMOS 奈米級壓電噴頭晶片系統 (1)，如圖 5.4 所示。

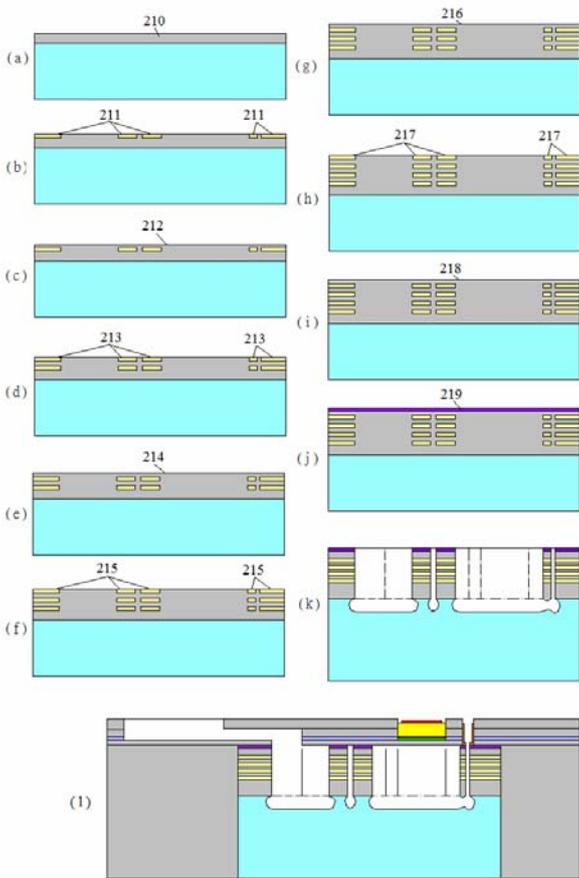


圖 5.4. CMOS MEMS 製程製作奈米級噴嘴及腔體流道

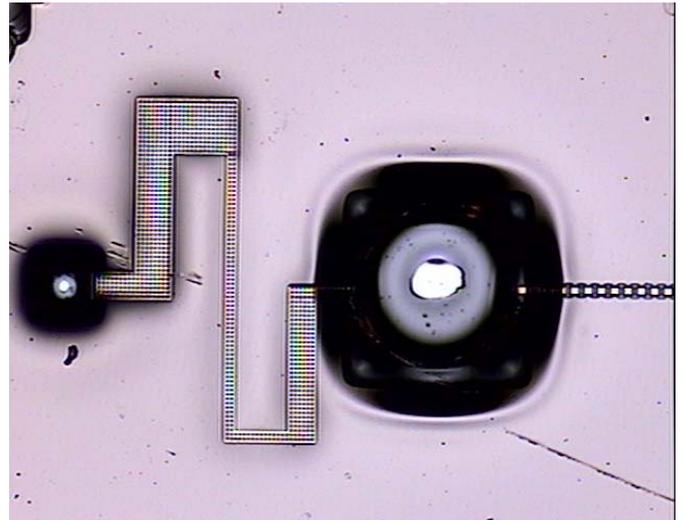


圖 5.5. 晶片左側正面俯視圖

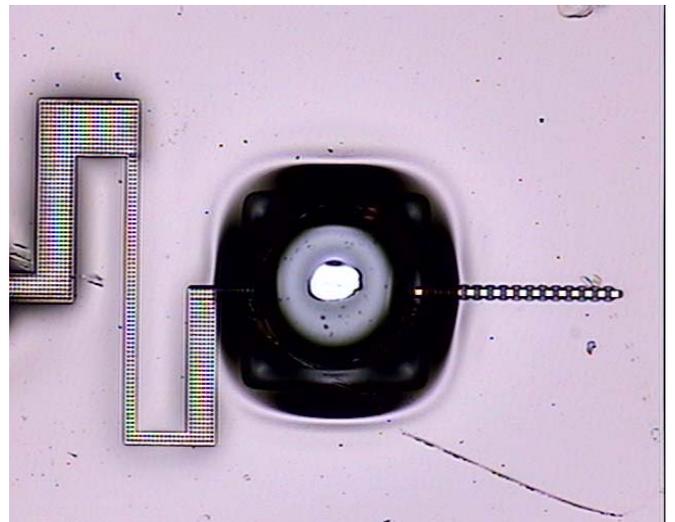


圖 5.6. 晶片右側正面俯視圖

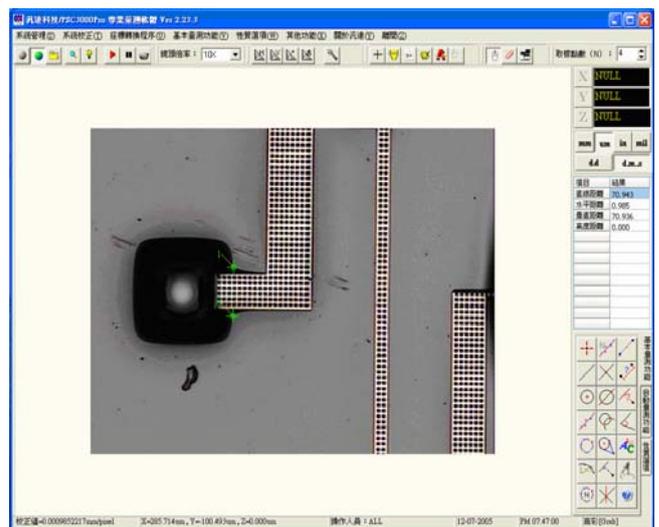


圖 5.7. 入墨腔體端流道側蝕光學顯微量測圖

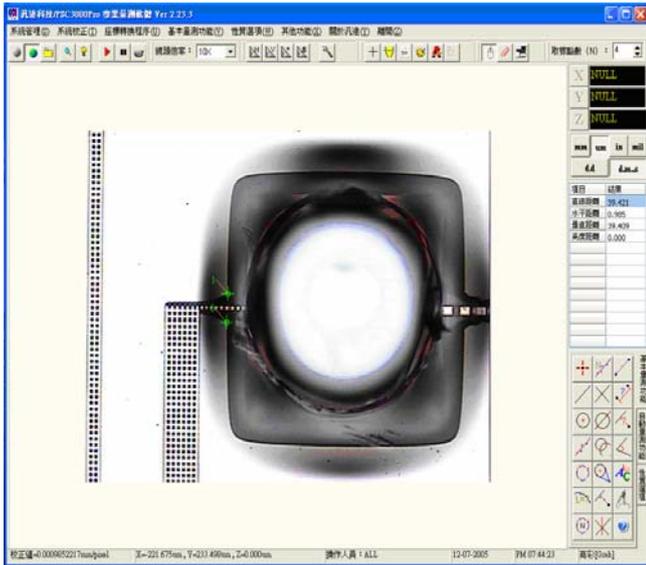


圖 5.8. 壓力腔體左側流道側蝕光學顯微量測圖

由於腔體側蝕影響，於是我們觀察微流道連接腔體處，側蝕影響情形，入墨腔體端流道原先設計  $50\mu\text{m}$ ，蝕刻後側蝕至  $70.94\mu\text{m}$ ，如圖 28 所示，壓力腔體左側流道原先設計  $10\mu\text{m}$ ，但受到壓力腔體側蝕嚴重影響，流道成漏斗狀外型，最大寬度為  $39.42\mu\text{m}$ ，如圖 5.8 所示。

### Model (chip3)

第三顆晶片在彎曲流道上做些稍微設計上的改變，在進入壓力腔體前有一段  $120\mu\text{m}$  的細長流道作為緩衝及抑制回流的功能，使用的原理類似毛細管，小至大不易流通。

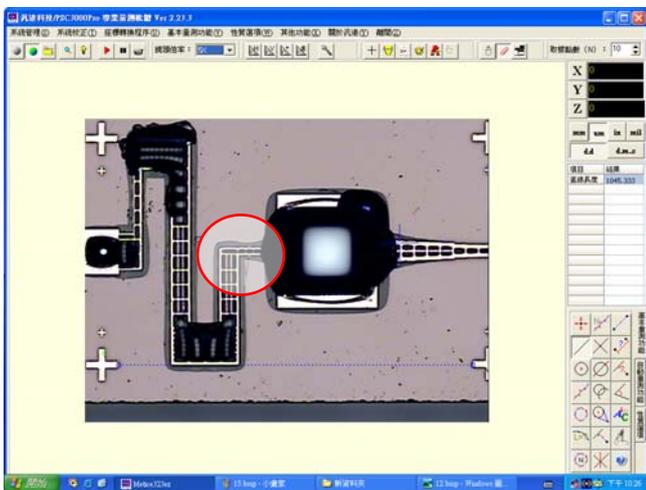


圖 5.9 晶片上視圖

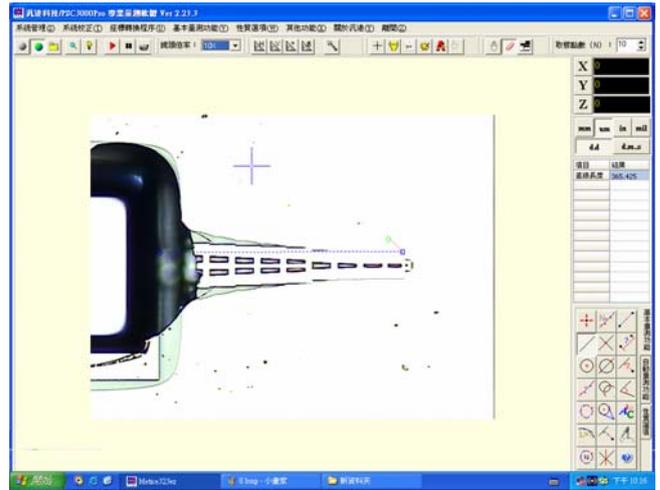


圖 5.10 局部上視圖

開槽使用 CMOS 製程中的 metal，尺寸幾與設計出無出入，此顆的所用的 pattern 定義觀念應屬幾次下線的最好示範。

而由圖中觀察連通 nozzle 的 diffuser，設計上理應要的為圖上金屬層，但產生側蝕(圖上圈選處)，在這裡 RLS 孔可以再與 CIC 蝕刻氣體劑量做個改進。

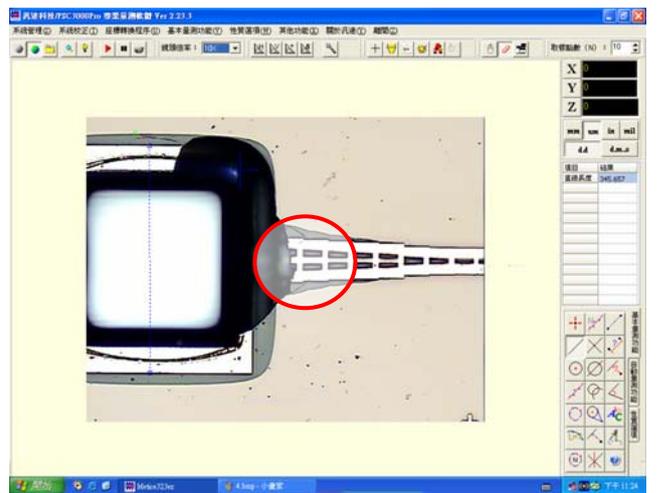


圖 5.11 diffuser 側蝕圖

### ※經驗

經過泡丙酮加上超音波震洗機在清洗清片的過程中 metal 似乎已剝離，但 RLS 的 pattern 還存在，猜測 metal 1 與 metal 2 尚存。

圖 5.13 中三張圖顯示出在噴孔周圍的薄膜已經被超音波震掉了。

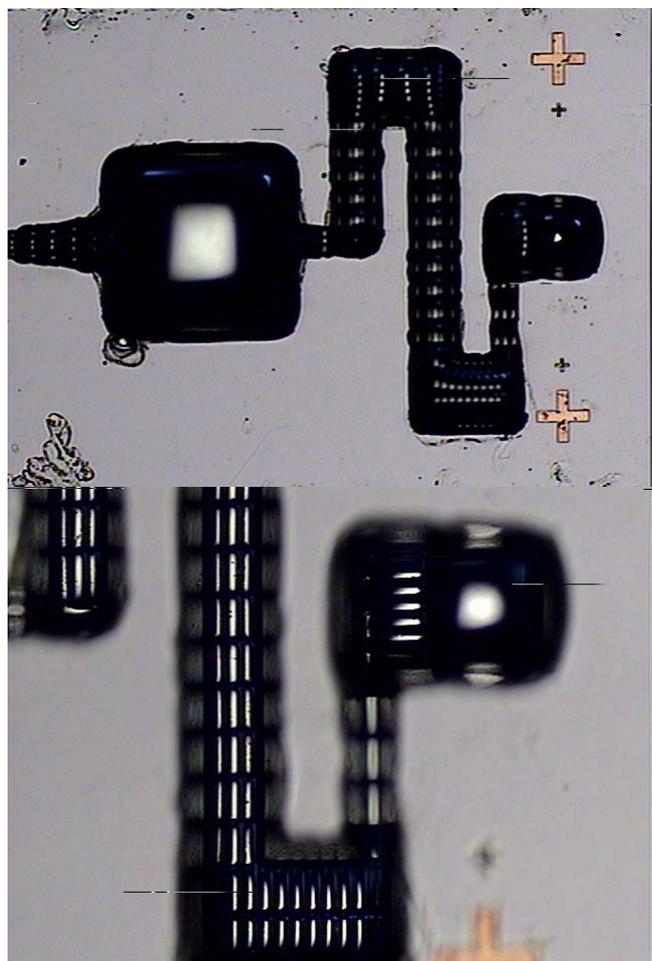
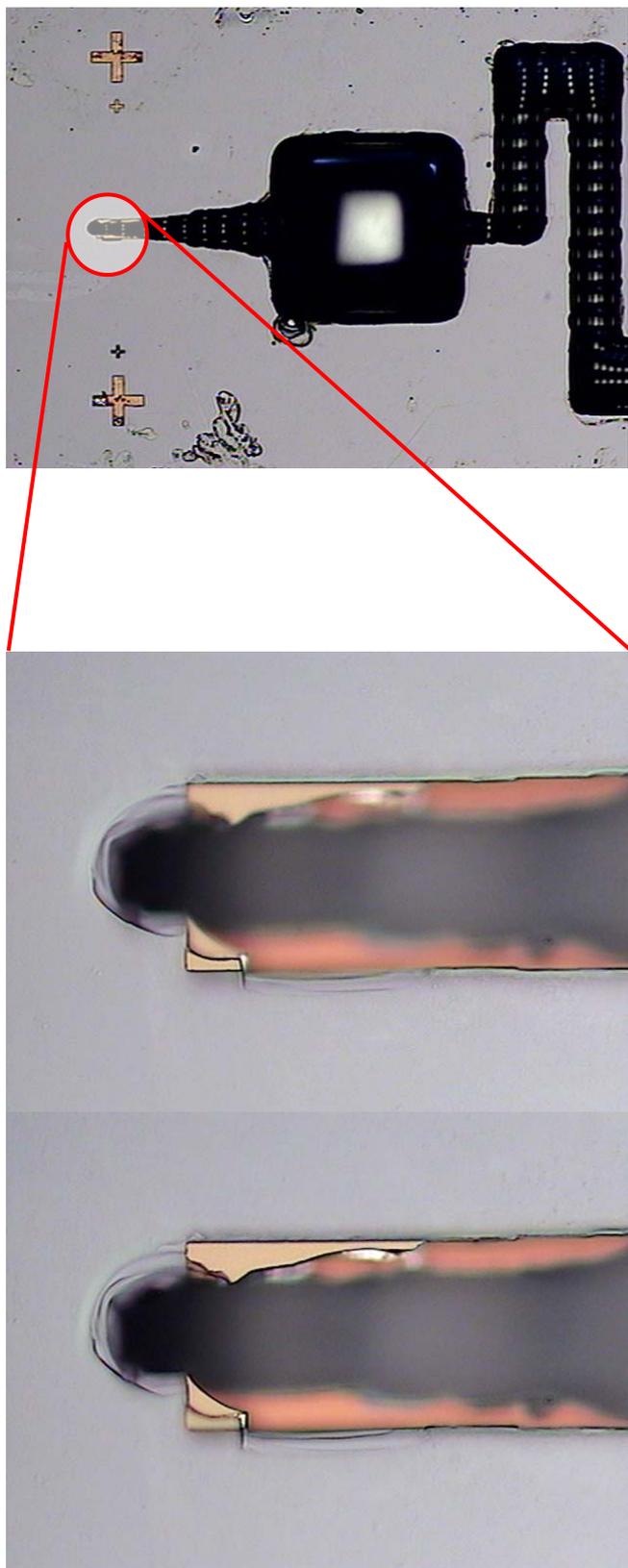


圖 5.12



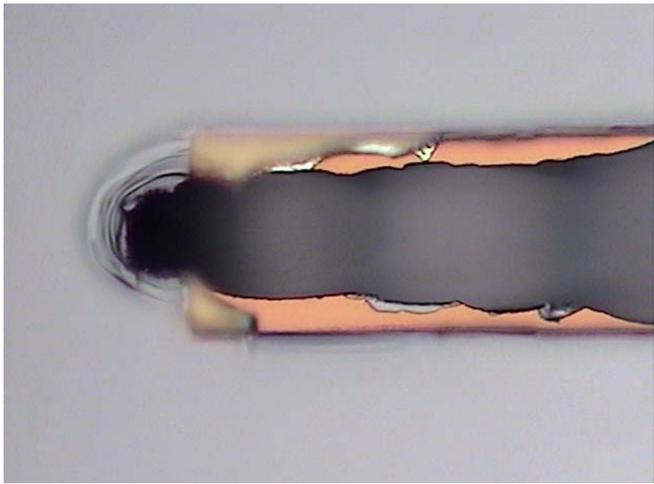
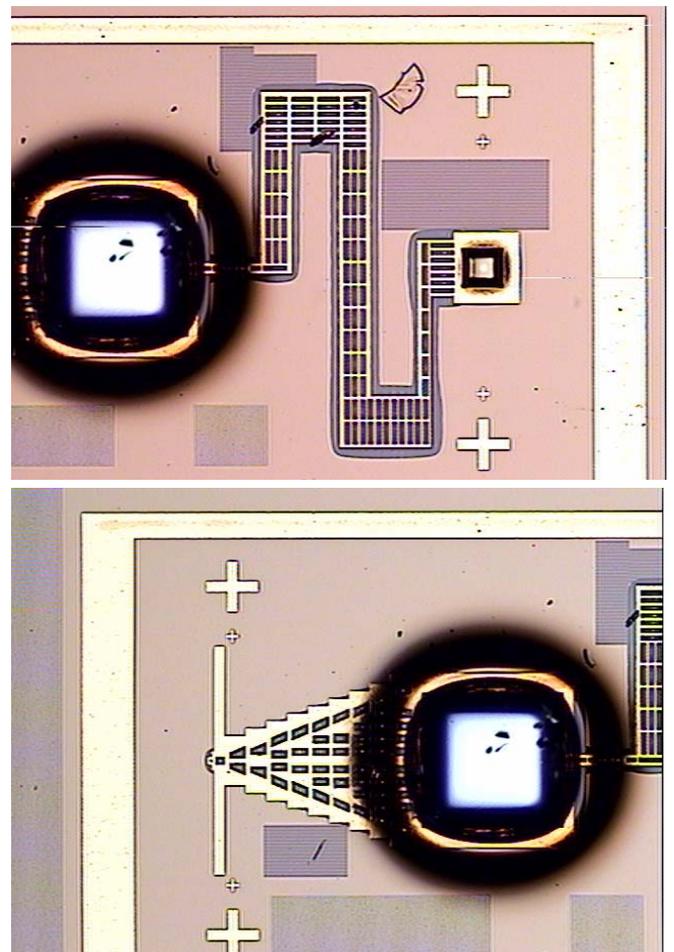


圖 5.13 震洗後各層裸露圖

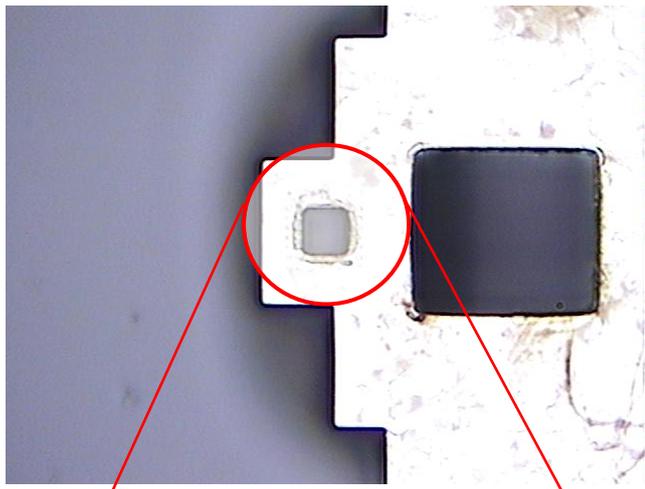
nozzle pattern 尺寸定義為 2um，藉由 4um 的蝕刻氣體將 2um 的孔打通，因 Metal1 與 Metal2 厚度甚小，此一方式極有可能產生出 2um 的 nozzle，而 Metal1 以下的 oxide 則仰賴鄰近的 RLS 側蝕來連通 nozzle。

並且，在各層 Metal 的 nozzle 周圍填上 via，這是考量到若是蝕刻氣體吃不完全，則使用本實驗室的新款蝕刻液（經過試驗後此款蝕刻液可將 oxide 除去且不傷害到 Metal）將 oxide 除去，則此處製程上的疑慮一一消除，如圖 5.14 所示。

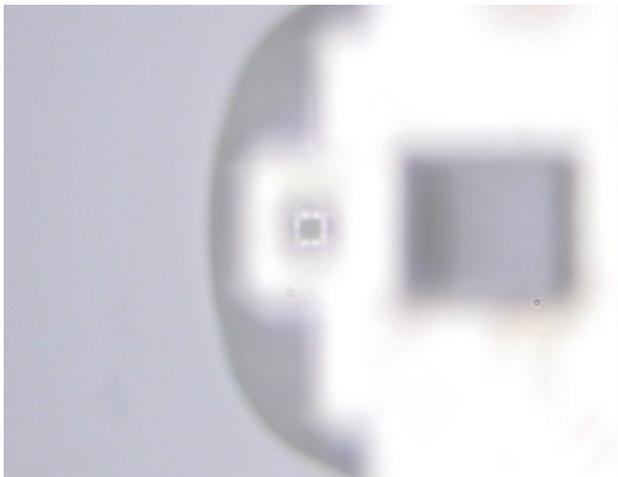


#### Model (chip4)

此次下線仍然使用抑制回流道，但經 CFDRC 模擬可以發現此次的 diffuser 更容易推擠射出微液滴且液滴體積較小於前次的 diffuser 設計，nozzle 為 4um 縮到 2um，因為由於 2um 至今尚未有人下線過，又孔徑與液滴大小有相當的關係，所以此次使用另一種方式即將 Metal3 與 Metal4 的 nozzle pattern 尺寸定義為 4um（包含 pad、RLS），而 Metal1 與 Metal2 的



(a)



(b)

圖 5.14 (a)nozzle 周圍的 via (b)2  $\mu$ m 的孔

17  $\mu$ m RLS Hole 依 CIC 手冊的數據推估大約 26  $\mu$ m 的側蝕，而實際晶片在光學顯微鏡下量測產生 27  $\mu$ m，幾無出入，如圖 5.15 所示。

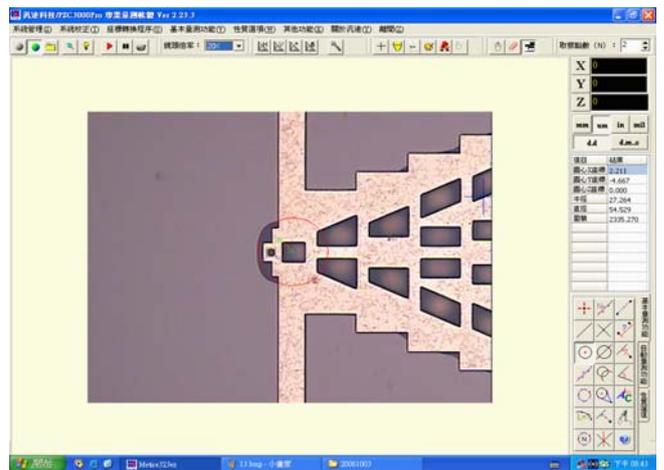
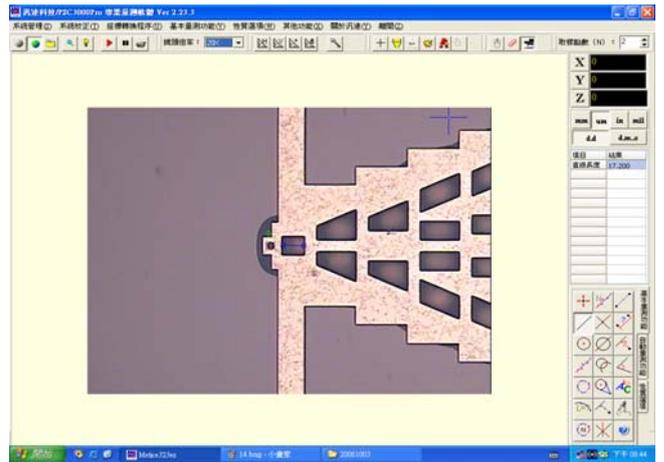


圖 5.15

在彎曲流道產生 21 $\mu$ m 的側蝕，但並不影響流體行進，惟在與模擬上會有出入，且在入墨孔接彎曲流道處由於側蝕太多超過填充孔，這會使液體倒流之虞，如圖 5.16 下圖紅色方框處所示，這點可能須由後製程的鎳振動片設計上來改善。

首先，使用 CMOS 製程技術在矽晶圓上製作多層的金屬層（保護層）和氧化層，然後沈積 nitride 層並開 pad 讓此部分的 nitride 去除，如 (a) 所示，以乾式蝕刻之 RIE 去除未受金屬層保護之 nitride 層，並以非等向性蝕刻產生腔體、流道及噴嘴孔(b)，再以微電鑄製作純鎳為結構的鎳振動片，CMOS 晶片與鎳振動片接合，將黏膠使用旋塗的方式均勻地控制膠的厚度，然後在與晶片接和合(c)，壓電厚膜黏合鎳振動膜結構，完成壓電噴墨頭整體，使用台大

應力所組裝出來的壓電氣膠低溫沉積鍍膜 (aerosol deposition)設備在室溫條件下將壓電材料鍍在鎳振動板上，如圖 5.19 所示。

從圖上看出在 nozzle 周圍設計 via，CMOS 製程因 metal4 製程之後無 CMP (Chemical Mechanical Polishing)，可以很明顯看到 via3 的分佈位置及薄膜厚度，如圖 5.20 所示。

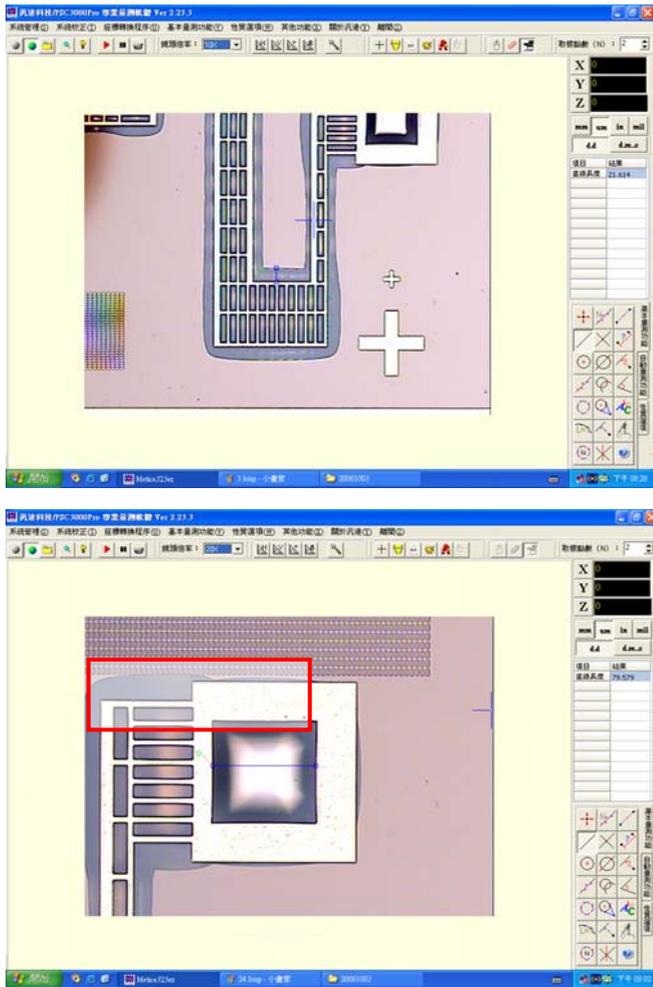


圖 5.16

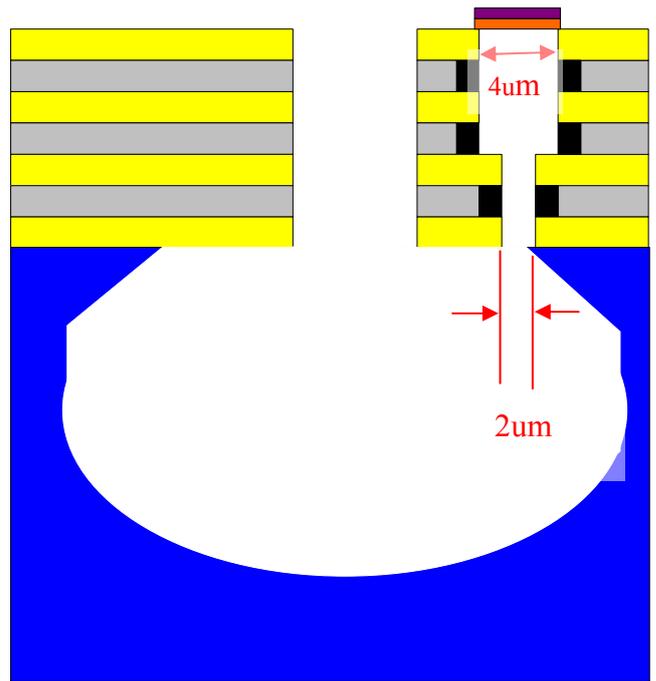


圖 5.17

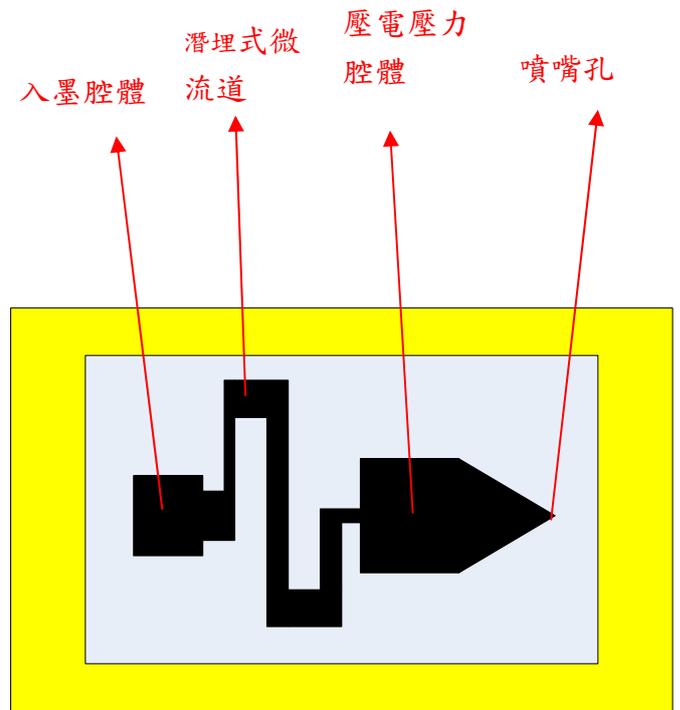


圖 5.18、CMOS 晶片設計上視圖(流道及腔體)

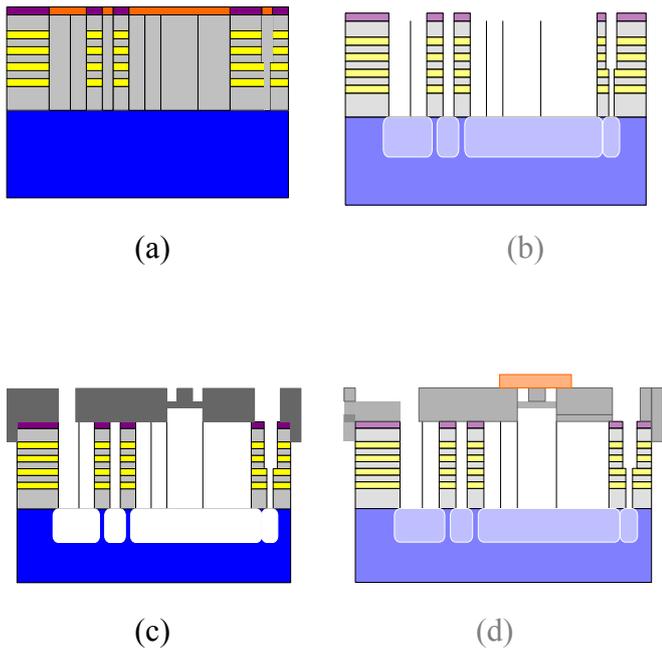
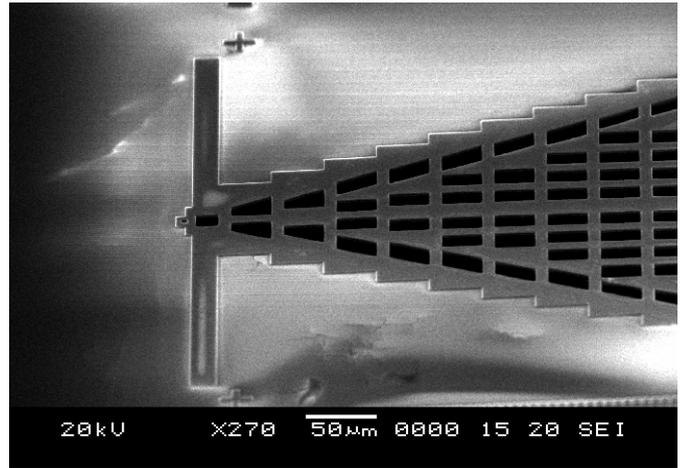
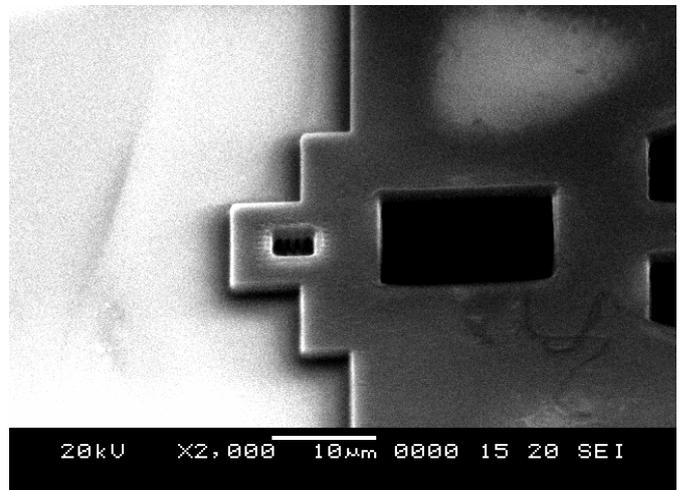


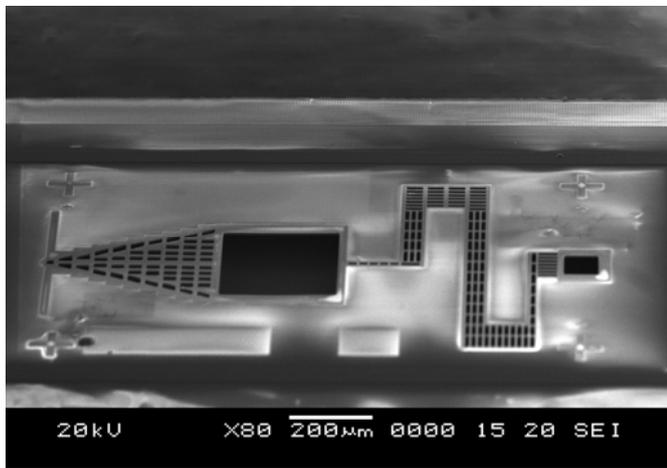
圖 5.19 壓電厚膜黏合鎳振動膜結構，完成壓電噴墨頭整體。



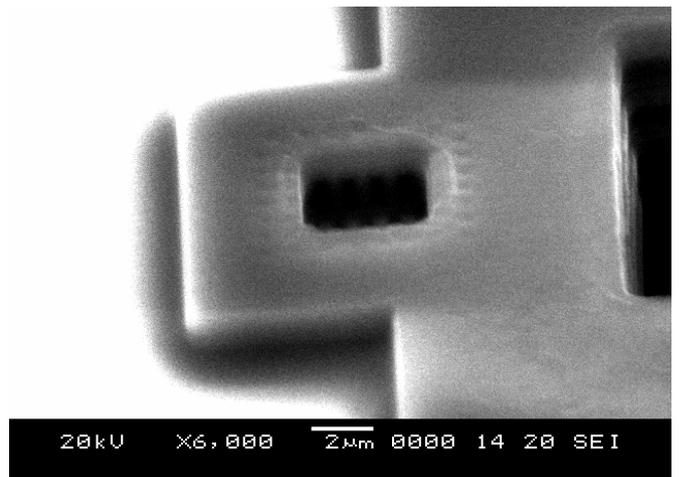
(b)



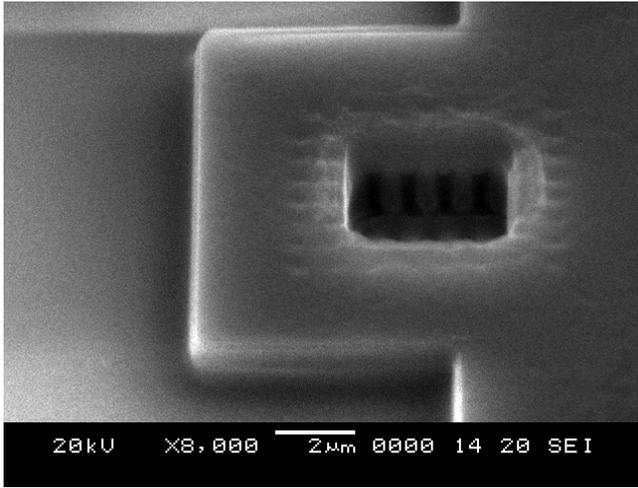
(c)



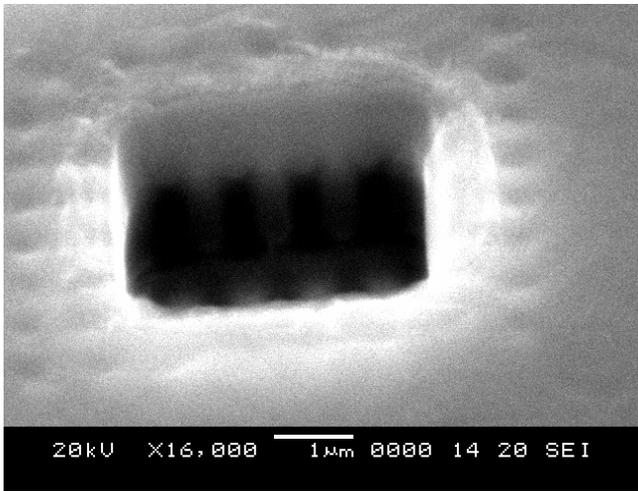
(a)



(d)



(e)



(f)

圖 5.20 (a)晶片 SEM 全視圖，(b)~(f)局部放大 SEM 圖

## 六、微小結構層製作流程

利用微電鑄技術製作出能噴射出奈米液滴之液滴產生器，其零組件剖面圖如圖 6.1，墨水經由入墨口流到墨水暫存腔，而凸塊上方之壓電致動器為剪切變形作動模式，在上下給電壓時，會產生向下形變而推動凸塊，進而擠壓墨水腔，使墨水從噴嘴孔噴出，此即為微液滴產生器之整體設計。

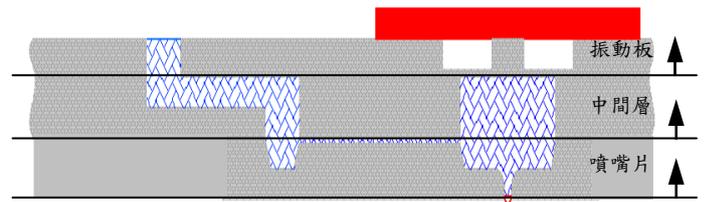


圖 6.1 鍍片結構體基本架構剖面示意圖

### ※ 製作流程

首先決定其最佳尺寸後就可開始著手於光罩設計，設計重點需與黃光製程、微電鑄製程甚至於後續組裝製程彼此配合，必須特別注意細節才不至於反覆浪費時間於光罩重製；而黃光製程可算是整體結構層製作上最為重要的一環，在此步驟若製程參數不夠準確，後續微電鑄也無法控制精準尺寸，然而造成在組裝及量測上產生不良影響。本文在每層用不同的光罩，使每層都有不一樣的圖案，再將其光阻洗掉並脫膜，來達到電鑄微結構的目的，在各結構層製作完成後，將進行精密組裝與實際量測，製作步驟如圖 6.2。

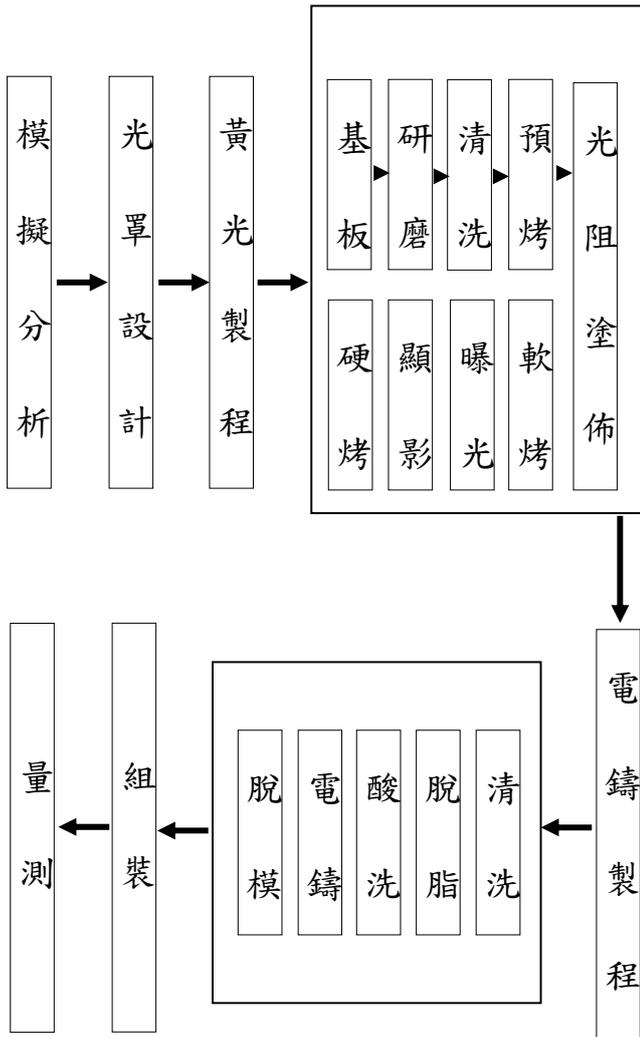


圖 6.2 微液滴產生器零件製作流程

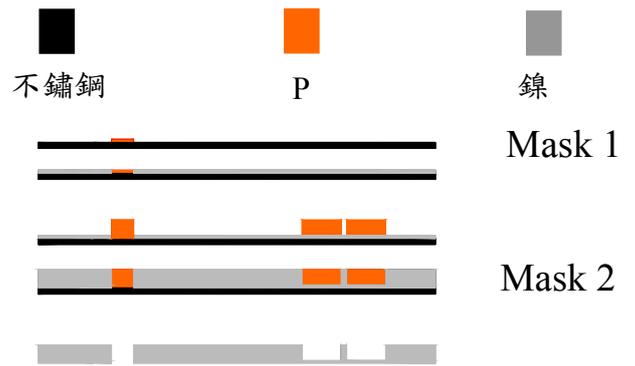


圖 6.3 振動板製造流程

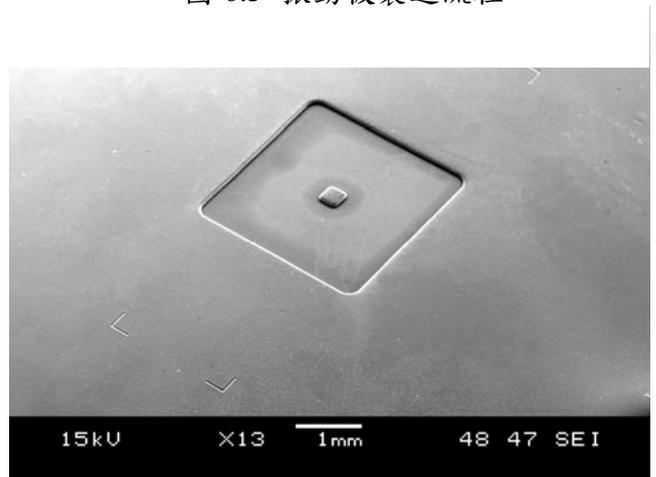


圖 6.4 振動薄膜層 SEM 圖

※ 結構層製程

本結構層兩次製程步驟，其差別性在於不同製程步驟所要得到電鑄鎳結構有所不同，此結構層分為振動薄膜、方形小凸塊等兩層製程步驟，每道製程均需利用黃光製程，使電鑄基座上方留下所需厚度光阻之電鑄模圖案，之後進行微電鑄。製程順序如圖 6.3，(1)將電鑄基座清洗乾淨；(2)旋塗第一層光阻 5 $\mu$ m；(3)電鑄上振動薄膜 5~7 $\mu$ m；(4)在薄膜上再旋塗第二層光阻 40 $\mu$ m(以塗佈兩次手法製作)；(5)電鑄厚度為入墨口與正方小凸塊 60 $\mu$ m(溢鑄結構)；(6)以丙酮去除光阻，並清潔鎳結構，此時就完成振動層之具凸型微結構，並將之與電鑄基座脫離，此時即完成了振動層之製程(圖 6.4、6.5)。

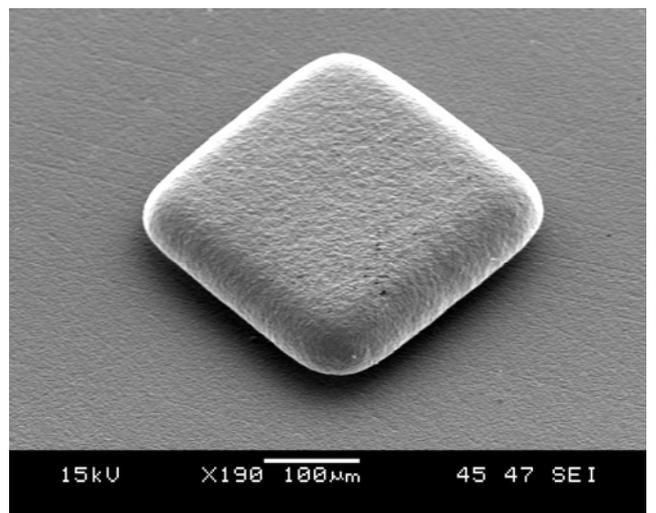


圖 6.5 方形凸型結構 SEM 圖

### ※中間隔間層製程

隔間片製程有二層，製成順序如圖 6.6，(1)將電鑄基座清洗乾淨，(2)第一層先旋塗第一層光阻 40 $\mu\text{m}$ ；(3)電鑄入墨口與壓力倉厚度為 35 $\mu\text{m}$ ；(4)再旋塗第二層光阻 35 $\mu\text{m}$ ；(5)電鑄暫存倉與壓力倉厚度為 35 $\mu\text{m}$ ；(6)後以丙酮去除光阻，將之與電鑄基座脫離，並清潔鍍結構，此時便完成了隔間片之製程(圖 6.7)。

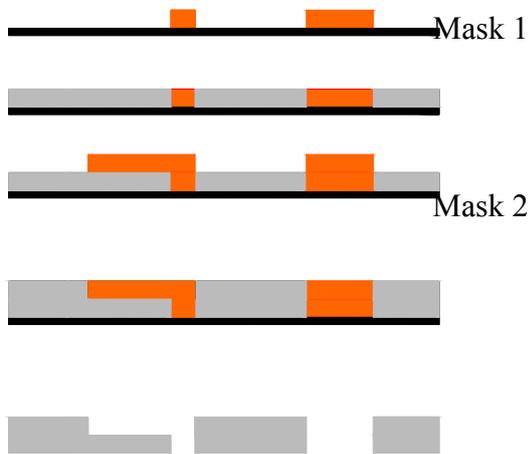


圖 6.6 中間層製造流程

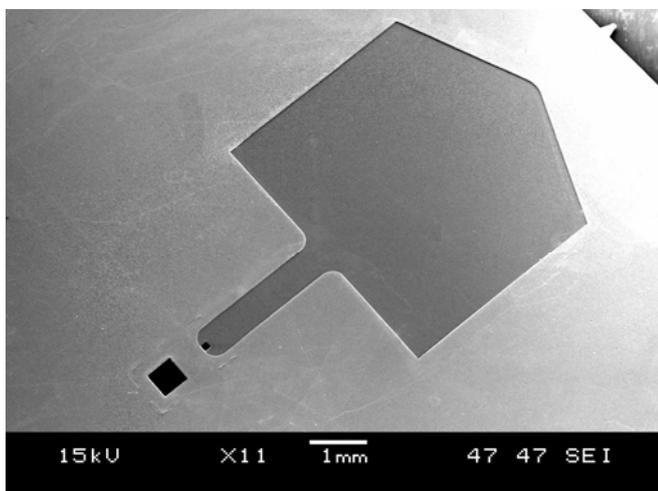


圖 6.7 中間結構層 SEM 圖

### ※噴嘴層製程

噴嘴片製程共有兩次步驟，與其它兩層製作發法相同(圖 6.8)，(1)將電鑄基座清洗乾淨，(2)在電鑄基座上先旋塗第一層光阻 5 $\mu\text{m}$ ，(3)電鑄噴嘴孔直到孔徑為 5 $\mu\text{m}$ ，溢鑄後的噴嘴孔徑形狀成圓弧狀，(4)旋塗第二層光阻 40 $\mu\text{m}$ ，(5)電鑄儲墨室與暫存倉下半部分厚度為 35 $\mu\text{m}$ ，(6)最後將試片用丙酮將光阻去除，將其與電鑄基座分離，並清潔乾淨便完成了噴嘴片(圖 6.9)。

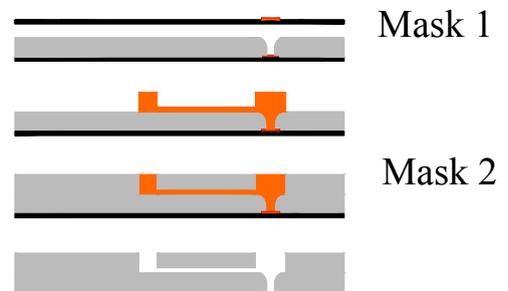


圖 6.8 噴嘴片製造流程

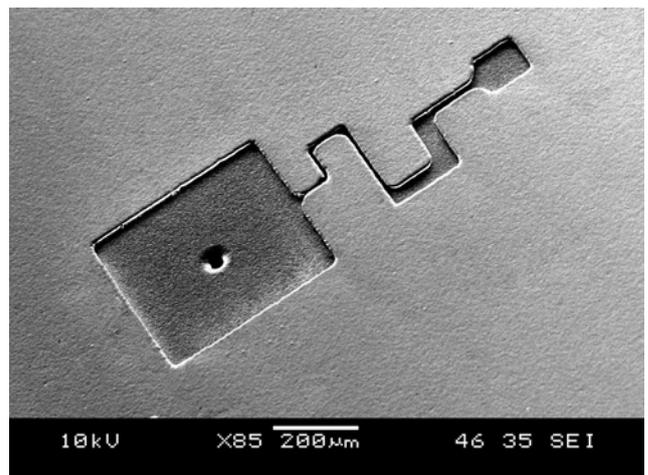


圖 6.9 噴嘴層 SEM 圖

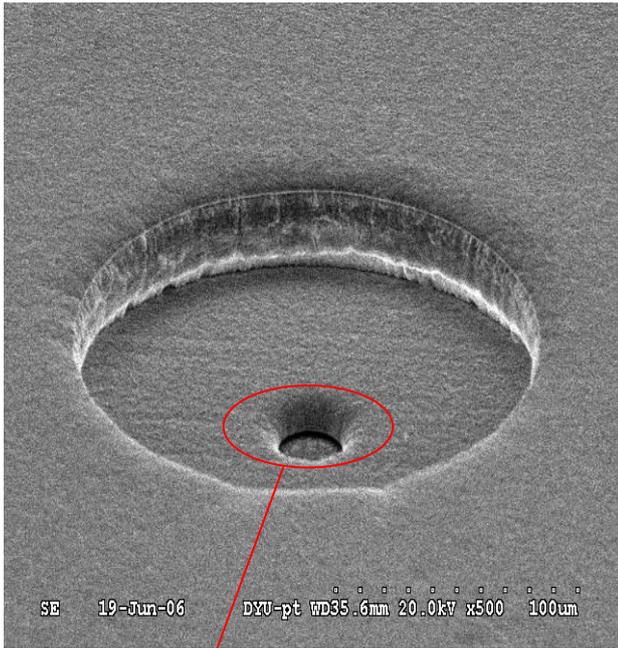


圖 6.9-A 噴嘴孔

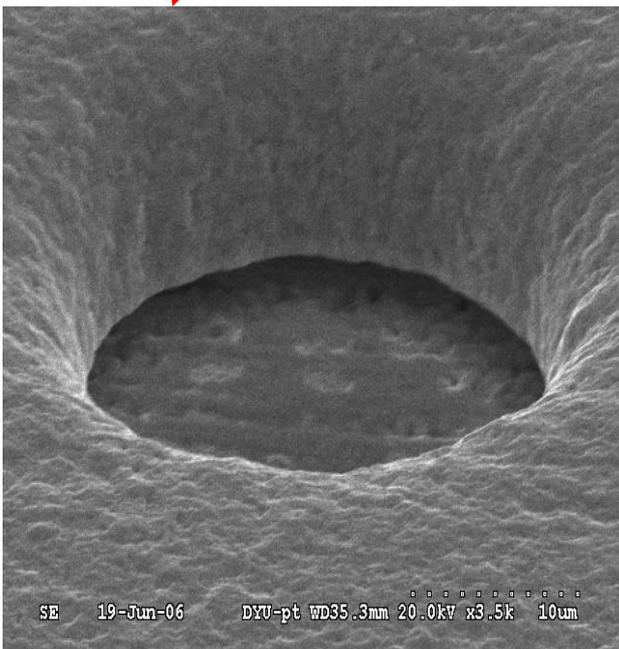


圖 6.9-B 噴嘴孔 SEM

### ※各層組裝

將各層微小零件組件分別製作完成後，必須經過組裝的步驟才是一個完整的奈米微液滴產生器之結構，在製作各層光罩中需考慮每個結構層組裝過程，所以三層結構需各自擁有其組裝記號，如圖 6.10 所示，圖左為振動片上之組裝記號，中間為隔間片上之組裝記號，圖右為噴嘴片上之組裝記號；組裝時首先以網版印刷方式，如圖 6.11 首先將試片放置於網版下方，後將結構膠均勻分佈於網版上，之後利用刮刀將膠均勻網印於待組裝零組件上，後將中間層以真空吸取器吸於其上，配合高倍率 CCD 顯微組裝對位系統如圖 6.12 進行組裝，將這些設計過之組裝記號進行對準及壓合，之後放入加壓治具加壓更確保壓合，放置入烘箱中以 120°C 持溫 3 小時，進行膠體烘烤固化而完成微結構本體之膠合組裝。其三層組裝順序為先噴嘴片與中間隔間層進行組裝過程如圖 6.13，組裝完成後十字記號與叉型記號將形成米字型對準記號，再將此組裝一次結構與振動片進行組裝對位，這時對位記號就形成兩個米字型進行對準，當米字型完全吻合就完成其對位步驟。

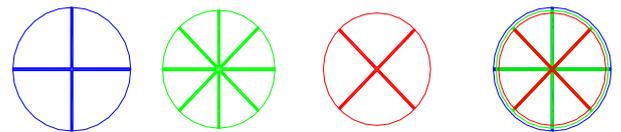


圖 6.10 振動片、噴嘴片與中間隔間層之組裝記號

號



圖 6.11 網版印刷結構膠



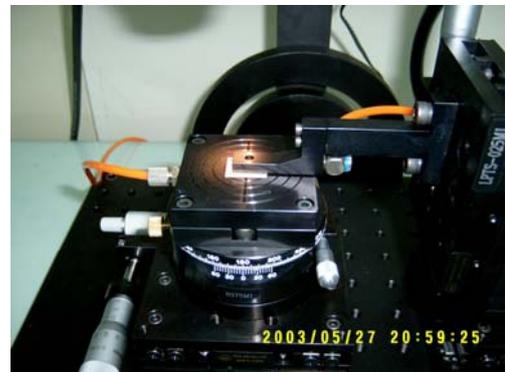
(b) 對位



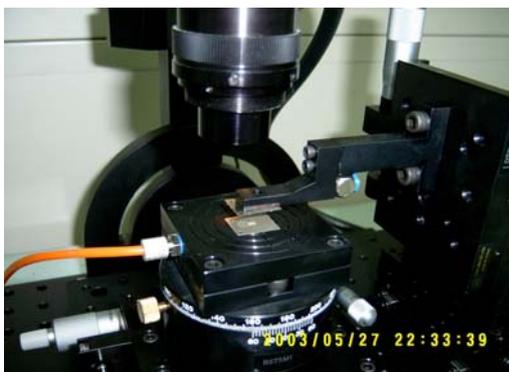
(c) 對正



圖 6.12 微組裝平台對位系統



(d) 壓合



(a) 吸附

圖 6.13 微組裝平台對位流程圖

第一次下線晶片改善設計：

1. RLS 區塊排列產生之流道與腔體間，應該透過金屬光罩分隔為不連結圖形，如圖 6.14 所示，使腔體與流道透過雙方的側蝕效應達到連接效果，如此也可以避免過多的蝕刻氣體破壞腔體流道連接端尺度，即可達到流道尺寸設計目的。

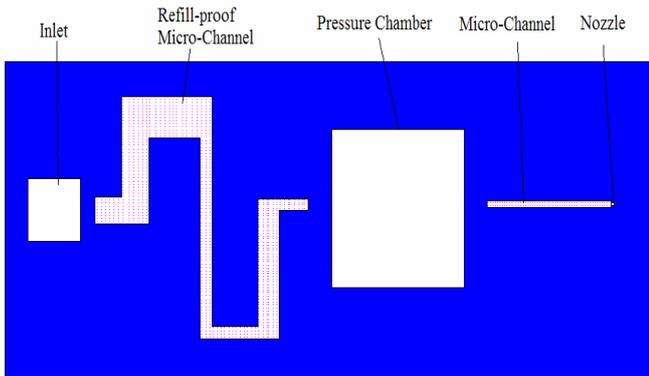


圖 6.14.腔體流道分隔設計示意圖

2. 以  $4\mu\text{m}$  正方排列的 RLS 區塊底蝕深度極淺，約  $3\sim 6\mu\text{m}$ ，我們將改用  $40\mu\text{m}\times 10\mu\text{m}$  長方形 RLS 區塊排列產生底蝕流道，蝕刻後可產生約  $30\mu\text{m}$  深度的底蝕流道，此為較適當的流道深度設計，實驗照片如圖 6.15 所示[9]。

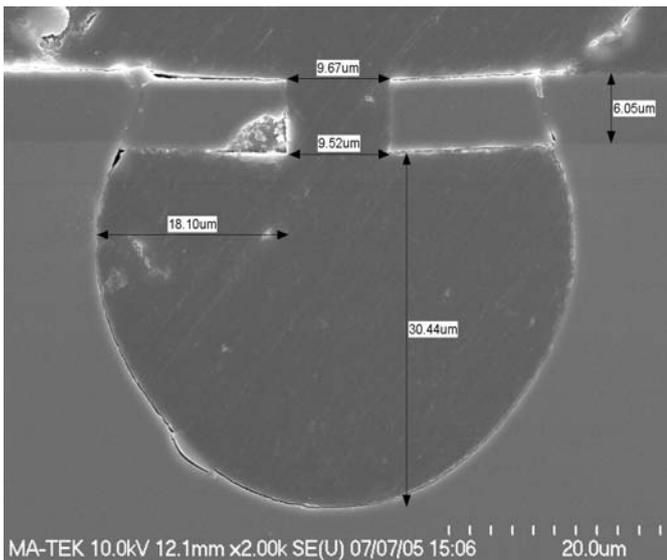


圖 6.15. CIC CMOS MEMS 長通道蝕刻尺寸量測圖[9]

3. 配合田口式最佳化彎曲流道尺寸設計及噴墨效能提昇設計，我們將更改各部份的流道尺寸，此圖即為此梯次下線晶片設計總圖，如圖 6.16 所示。

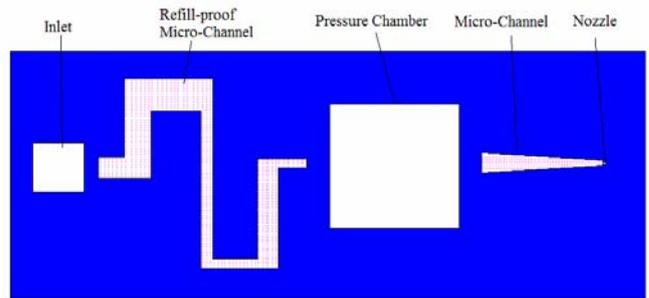


圖 6.16.下線晶片設計總圖

### Model 3 (chip3)

主要是以達到奈米級尺寸液滴為目的，市售噴孔尺寸為  $20\sim 50\mu\text{m}$ ，藉由驅動波形設計控制，可達到  $2\text{pl}$  的液滴體積，此下線晶片所設計的噴嘴孔尺寸為  $4\mu\text{m}$ ，藉由氧化矽沈積更可以縮小噴嘴孔徑，皆可比目前市面上的產品縮小許多，希望藉由驅動波形控制實驗，更能達到接近百奈米尺度的液滴大小。

由於下線回來的晶片其入墨孔、壓力腔體及噴嘴的相對位置（距離）都不一樣，又考量在製作壓電片時為整批式以符合經濟考量，所以在封裝對準上難免會稍有誤差，所以此次在下線的晶片上增加 metal align key 於改進對準問題，如圖 6.17 所示。

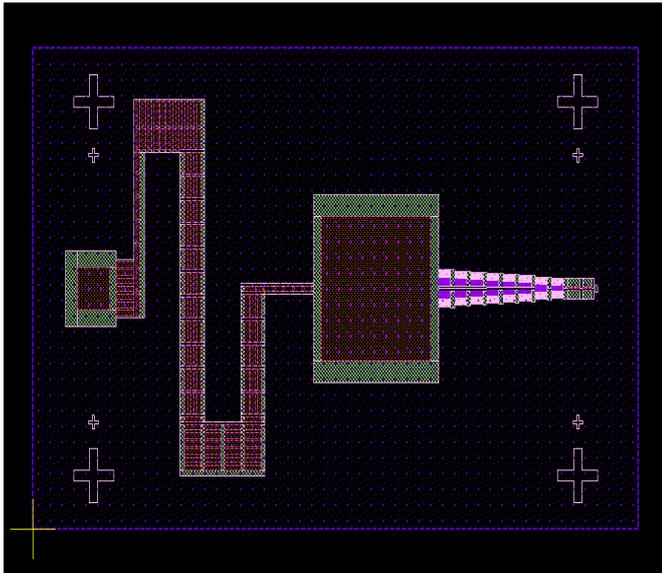


圖 6.17.晶片下線佈局平面圖

#### Model 4 (chip4)

此顆晶片主要是在是產生  $2\mu\text{m}$ ，更接近次微米的等級。

由 CIC (Chip Implementation Center) 工程師所提供的資訊，以往學術界在委託晶片中心的 case 中最小的 RLS 且有成功製作出來的為  $4\mu\text{m}$ 。

在不違反互補式金氧半導體 (TSMC 0.35 CMOS) 製程下及在技術上的限制，批次製作出  $2\mu\text{m}$  nozzle。

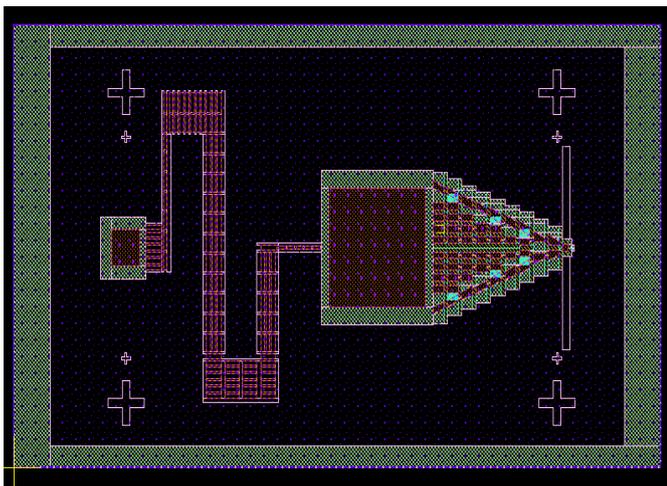


圖 6.18 chip layout

如圖 6.18 所示，在晶片周圍放置大約

$50\mu\text{m}\sim 100\mu\text{m}$  的 layout 由 metal 定義，因為由之前的晶片發現每一顆晶片上結構距離晶片邊界的距離都不一致，這會造成後製程上的難度提高，為了晶片後製程封裝時有較好的基準面做依據對準，並且在距離 nozzle 外  $4\mu\text{m}$  處利用 metal 定義明顯的矩形 layout，這是為了當在後製程時避免鍍振動膜設計上蓋到 nozzle 阻礙到液滴的射出。

壓電片大小可透過極化方式達到單壓電片多致動源目的，所以在貼付壓電片時，未來將考量單片整批式貼附方式，以利陣列設計的發展。

陣列設計示意圖，如圖 6.19 所示。驅動波形電路區塊 410、統一陣列式接地電極 411、壓電上電極接墊 412、金屬接線佈局 413。

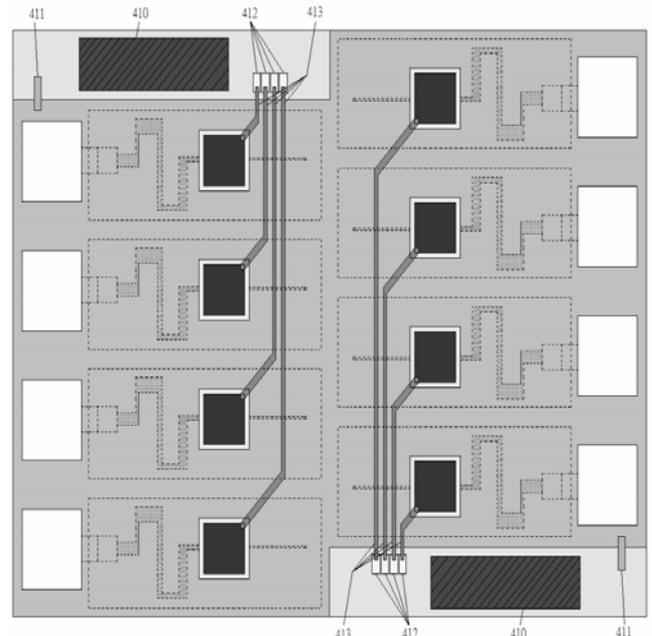


圖 6.19.陣列式壓電噴墨頭示意圖

## 七、結論

CMOS 矽基腔體流道結構結振動膜與壓電厚膜致動器，因此驅動壓電厚膜所需的驅動波型產生器電可

以併入於設計，不需外加驅動電路的封裝，以達成單一晶片 CMOS 奈米壓電噴頭晶片系統。田口式設計流道因為增長流道長度，所以抑制效能明顯提昇很多，液滴產生效能最好，目前因組裝較困難，已委託大葉大學後續的製成封裝，但用計算流體模擬軟體來預測噴墨晶片的射出。

1. 成功地使用 CMOS 製作出微流道。
2. 設計彎曲流道改善回流現象
3. 將  $2\mu\text{m}$  孔洞實現在 CMOS 0.35 製程上。
4. 建立壓電材料、鍍振動板及腔體三方面一體模擬。
5. 發表 3 篇論文及 2 篇專利。

已發表成果：

(1) C. H. Cheng, Jung-Tang Huang<sup>†</sup>, Shuo-Hung Chang, "Micromachined Droplet on Demand Formation with Shear Mode Piezoelectricity and Micron Size Nozzles" IEEE-Nano Conference, Japan, Jul 13-15, 2005

(2) Jung-Tang Huang, Chung-Han Wu, Sheng-Hsiung Shih, Shuo Hung Chang "CMOS MEMS Piezoelectric Inkjet Printhead Chip Design and Fabrication" Proceedings of Automation 2005 8<sup>th</sup> International Conf on Automation Technology, Taiwan, May 5-6, 2005

(3) Jung-Tang Huang, Chih-Cheng Lee, Chung-Han Wu, Sheng-Hsiung Shih, Shuo Hung Chang "CMOS MEMS Piezoelectric Inkjet Printhead Chip Design and Analysis" Second International Symposium of Micro & Nano Technology (ISMNT-2) 2006

已申請專利

(1) 黃榮堂 吳宗翰 張所鉉 "與 CMOS 半導體製程相容的奈米液滴壓電噴嘴頭" 中華民國發明專利 2004/11/22 申請案號 093135903

(2) 黃榮堂 吳宗翰 張所鉉 "與 CMOS 半導體製程相容的壓電噴墨頭" 中華民國發明專利 2005/8/08 申請案號 094126779

#### 參考文獻

- [1] H. Le, "Ink Jet Printing", Tutorial presented at IS&T's Tenth International Congress on Advances in NON-IMPACT PRINTING TECHNOLOGIES, 1994.
- [2] Yu Sheng Chen, S. H. Chang, "Investigation on Designing Parameters of Droplet Generators Driven by Piezoelectric Actuators," master's degree, Department of Mechanical Engineering of NTU, Taipei, 2003.
- [3] T. M. Liou and C. Y. Chan, Three-Dimension Coupled Piezoelectric-Structural-Fluid Simulations of Inkjet Flows, 1<sup>st</sup> int'l symposium on Micro and Nano Technology, 2004.
- [4] W. H. Ko, J. T. Suminto and G. J. Yeh, "Bonding Techniques for Microsensors", in Micromachining and Micropackaging of Transducers, eds. C. D. Fung, P. W. Cheung, W. H. Ko and D. G. Flemming, Elsevier, 1985, P.41.
- [5] The manual of CFD-RC.
- [6] Kai-Shing, Ing-Young Chen and Chi-Chuan Wang, A Numerical Examination of The Inkjet Refilling, ICMM Microchannels and Minichannels, 2004.
- [7] R. W. Fox, S. J. Kline, Flow Regime Data and Design Methods for Curved Subsonic Diffusers, Journal of Basic Engineering, Vol. 84, 1962, pp. 303-312. Tai-Ran Hsu, MEMS & MICROSYSTEMS Design and Manufacture," McGRAW-HILL, 2002, pp.246-251.
- [8] C. H. Cheng, "Vibration Plate Design of A Piezoelectric Ink-Jet Print Head", Journal of Da-Yeh University, Vol.10, No.1, 2001, pp.21-27.

[9] 陳永霖, CIC CMOS MEMS Foundry  
Service training manual,2005.